

行政院原子能委員會
委託研究計畫研究報告

量子電容薄膜材料及儲電特性分析

**Investigating performance of energy storage and material
properties of quantum capacitance thin film**

計畫編號：111A003

受委託機關(構)：國立中山大學

計畫主持人：蔡宗鳴

聯絡電話：07-5252000-4055

E-mail address：tmtsai@mail.nsysu.edu.tw

研究期程：中華民國 111 年 3 月至 111 年 12 月

研究經費：新臺幣 51.5 萬元

核研所聯絡人員：王敏全

報告日期：111 年 12 月 19 日

目 錄

中文摘要.....	1
英文摘要.....	2
壹、計畫緣起與目的.....	4
貳、研究方法與過程.....	6
(一) 記憶體元件電性量測特性分析.....	6
(二) 記憶體元件於不同環境下之可靠度分析.....	7
(三) 記憶體元件材料特性分析.....	8
參、主要發現與結論.....	9
肆、參考文獻.....	30
伍、論文發表.....	34

中文摘要

現代社會透過電子化的訊息傳輸，使人們能在短時間內巨量轉移資訊內容，讓通訊更為便利，然而，高速通訊會受記憶體容量大小限制，因此，開發記憶體技術變得重要，其中，與矽半導體製程匹配的浮動閘極記憶體，在利用量子點作為浮動閘極材料後，能讓記憶體儲存更多電荷，且提升可靠度，而本計畫將專注於**新型量子點記憶體**。然而，量子點記憶體工作期間，持續的寫入或抹除記憶體資訊會造成可靠度劣化，若在高溫工作環境下操作，可能會加速性能劣化，因此，提升記憶體**寫入抹除特性**是此領域重要的議題。

本計畫預計利用**精準半導體電性量測系統**釐清記憶體元件劣化的原因，首先透過電容量測系統，分析元件的判讀窗口及可靠度，並根據結果調整電容掃描偏壓，來觀察元件在不同寫入與抹除操作條件下的特性。此外，透過將電性量測系統結合**溫控**系統，模擬元件於**高溫**工作環境下操作，觀察元件過熱時性能的可靠度。另一方面，本計畫也會藉由如穿透式電子顯微鏡(Transmission electron microscope, TEM)、掃描電子顯微鏡(Scanning electron microscope, SEM)、光致發光螢光光譜(Photoluminescence, PL)和拉曼光譜儀(Raman spectrometer)等儀器，進一步分析元件微結構、能帶特性、元素分析與材料鍵結。最後統整上述量測結果，建立記憶體元件性

能與可靠度劣化的物理機制模型，並設計寫入抹除特性穩定的記憶體元件。

英文摘要

In modern society, with electronic means of information transmission, people can transfer a large amount of information content in a short period of time, which makes information communication more convenient. However, high-speed communication is limited by the size of memory. Therefore, the development of memory technologies becomes important. Among them, the floating gate memory with inserting quantum dots in floating gate, whose fabrication process is compatible with conventional silicon semiconductor process, have better storage capability of charges and reliability. This project will focus on new quantum dots memory. However, repeated writing and erasing will cause reliability degradation. If operating in a high temperature working environment, this performance degradation may be accelerated. Therefore, improving the memory write-erase characteristics is an important issue in this field.

This project is to use an accurate semiconductor electrical

measurement system to clarify the main cause of memory deterioration. Through the capacitance measurement system, the performance of memory window and reliability are analyzed. Based on the result, the applied voltage for the capacitance measurement will be varied for observing its influence on writing and erasing characteristics. Moreover, to observe high-temperature memory reliability, the measurement system is combined with a temperature control system for simulating different operation environments. As to the material analyses, many instruments, such as transmission electron microscope (TEM), scanning electron microscope (SEM), Photoluminescence (PL), and Raman spectrometer, are used for observation of its microstructures, characteristics of energy band, elemental composition, and atomic bonding, respectively. Finally, through the above measurements, the model is proposed for explanation of deterioration of device performance and reliability and developing a memory with good stability of performance of writing and erasing.

壹、計畫緣起與目的

隨著電晶體的微縮，電晶體薄膜厚度也會一起變薄，但對於浮動閘極記憶體來說，穿隧氧化層厚度變薄雖然能提升寫入抹除能力，但記憶體可靠度會變差，容易漏電，需要一定的穿隧氧化層厚度，才能保有好的可靠度，因此，新型的浮動閘極記憶體，用量子點取代浮動閘極材料近期受到重視，此種記憶體不僅能降低電荷流失，也能保有薄的穿隧氧化層特性，而有小的操作電壓，較快的寫入抹除速度。本計畫將專注於新型量子點記憶體，利用金屬/中間層/金屬結構進行開發，開發高性能的寫入抹除能力，和高溫可靠度 [1-5]。

此新型量子點記憶體是利用氧化鐵(Fe_2O_3)等奈米尺寸微粒子，搭配穿隧氧化層和具二極體特性的薄膜，形成記憶體[6-7]。寫入抹除原理為，外部施加偏壓對量子點注入電子，電子注入量子點中，寫入記憶體資訊，並透過反向偏壓，使注入的電子流出，抹除記憶體資訊。而二極體薄膜，主要是利用二極體元件所具有的單向導通特性，因本身內具有的能障能阻隔載子傳輸，只有 n 型半導體側可以進出電子，使記憶體具有寫入抹除特性。高溫操作下，平均電子能量高，則電子容易以熱跳躍的方式，或搭配缺陷輔助，從量子點躍出，而抹除儲存的記憶體資訊，此外，高溫下持續操作元件，會因為元件長時間在高溫大電場操作下，絕緣層容易有劣化產生[8-9]。

本計畫預計利用精準半導體電性量測系統搭配溫控系統，模擬元件於高溫環境下，觀察元件在不同溫度下的可靠度，並根據結果調整操作偏壓，觀察記憶體元件的寫入抹除性能及隨次數劣化的情形。同時，本實驗室將搭配多種材料分析儀器，藉由如穿透式電子顯微鏡(Transmission electron microscope, TEM)和掃描電子顯微鏡(Scanning electron microscope, SEM)分析元件微結構和元素分析、光致發光螢光光譜(Photoluminescence, PL)觀測並分析能帶特性和拉曼光譜儀(Raman spectrometer)分析材料鍵結，並交叉比對元件劣化前後的差異，建立記憶體元件性能與可靠度劣化的物理機制模型，並設計寫入抹除特性穩定的記憶體元件。

貳、研究方法與過程

為提升記憶體元件操作特性，本計畫將針對記憶體元件進行電性量測分析與材料分析，且探討元件在高溫的寫入抹除特性與可靠度分析，因此本計畫預期分為兩大主題進行研究：

(一) 記憶體元件電性量測特性分析

1. 透過安捷倫 B1500A 半導體電容量測系統，如圖 1，量測記憶體元件的操作曲線，研究記憶體寫入抹除性能
2. 如上述，重複步驟以不同電壓進行測試
3. 利用電容量測系統，觀察記憶體元件寫入抹除的特性，以及電容量隨著操作次數的劣化。

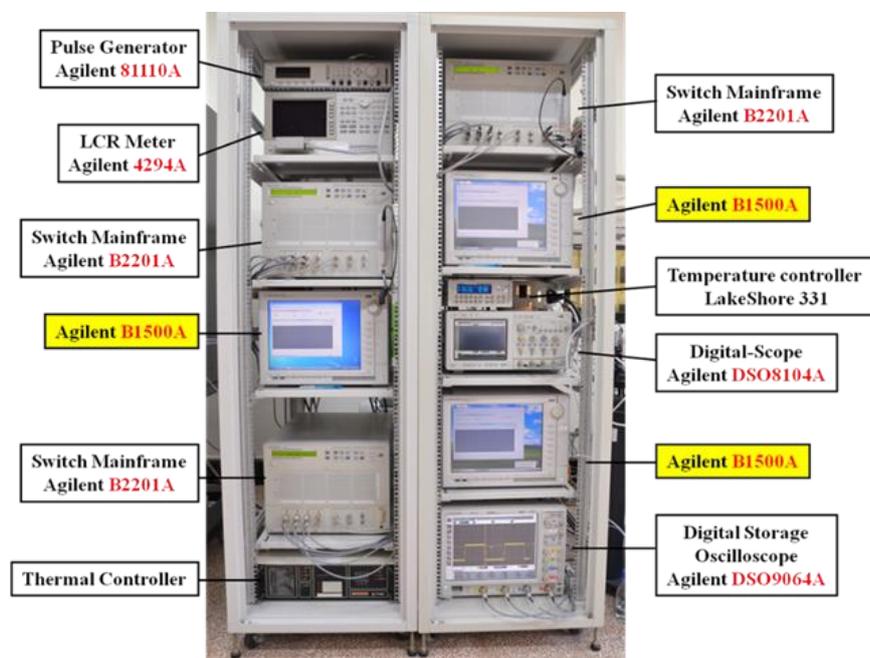


圖 1. 多功能快速電性參數分析儀(I-V、C-V)

(二) 記憶體元件於不同環境下之可靠度分析

由於記憶體元件會受高溫的工作環境影響，導致操作特性改變，且操作長時間後容易會產生劣化，因此本計劃將控制環境因素，模擬記憶體元件的不同工作環境，分析元件劣化原因。

1. 量測元件電容進行電性分析，並搭配溫控系統，模擬低溫至高溫的工作環境(4k~473k)下量測元件特性曲線的變化，溫控系統的實驗配置平台如圖 2
2. 利用電容量測系統，觀察高低溫下記憶體元件寫入抹除的特性，與電容量隨著操作次數的劣化。

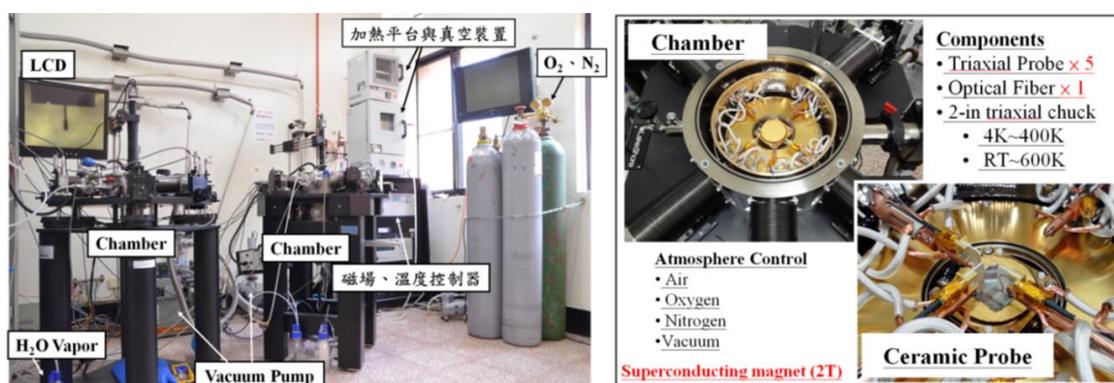


圖 2. (左)可控制量測環境之實驗平台(環境氣氛:大氣、真空、氧氣、水氣、氮氣。溫度:4K~400K) (右)實驗平台腔體內部

(三)記憶體元件材料特性分析

利用掃描式電子顯微鏡進行元件剖面分析、及穿透式電子顯微鏡分析元件細微介面結構變化如圖 3。藉由能量色散射線譜(Energy dispersive spectroscopy, EDS)對各層材料進行精準的定量元素分析，同時使用光致發光螢光光譜、拉曼光譜儀分析薄膜能帶特性與材料鍵結。



圖 3. (左)聚焦離子束(Focus Ion Beam) (右)穿透式電子顯微鏡

參、主要發現與結論

在1970年代，由於量子點的能量量子化可降低雷射的起始電流，且有很大的調變頻寬，量子點開始運用在半導體雷射中。當物體的維度開始量子化，其能階密度有不同的分布，三維量子侷限的物體-量子點，其能態密度越集中，能提供更大量之載子進而達到居量反轉，也可提升雷射的增益值，由圖4所示，當雷射由傳統異質結構演變到量子井，再到近期之量子點，其起始臨界電流逐漸降低，甚至接近理論值，而此物理性質使量子點在半導體雷射領域中越發受到重視[10]。

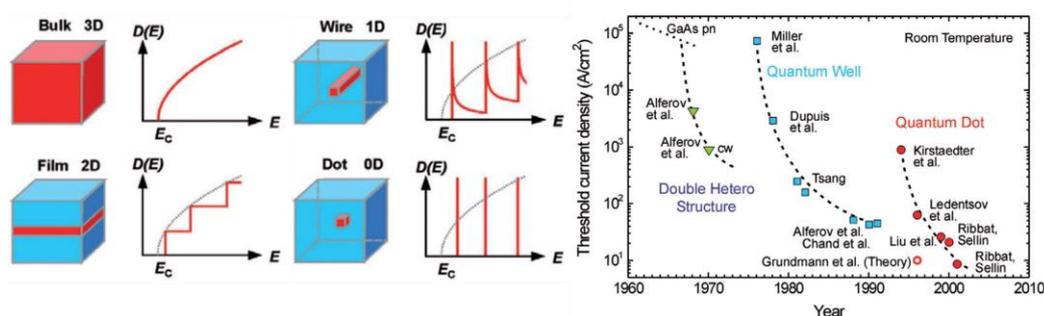


圖4. 量子侷限效應對半導體雷射之起始電流影響[10]

量子點除了運用於光學方面，在記憶體部分同樣具備相當之吸引力。現今常見之半導體記憶體中，以兩大記憶體為主流，其中動態隨機存取記憶體具有快速的寫入時間(< 20 ns)及優秀的可靠度，然而其數據保存時間極短，因此需週期性耗能以儲存資料，另一則為浮動閘極記憶體，其數據寫入後可保存長時間(10 年)，隨著浮動閘極

記憶體的發明，人們享受到隨身碟帶來的便利性，然而，近年開發更高性能的記憶體遇到瓶頸，浮動閘極記憶體的穿隧氧化層厚度變薄時，雖然能提升寫入抹除能力[11]，但漏電會變大，導致元件崩潰電場下降，可靠度變差[12]，如圖 5 所示，因此，新型的記憶體技術受到重視，其中之一為利用量子點取代浮動閘極材料，此種新型記憶體不僅能降低電荷流失，也能保有薄的穿隧氧化層特性，而有小的操作電壓，與較快的寫入速度[13]，以矽量子點的浮動閘極記憶體為例，其能帶圖如圖 6，由於量子點的能帶侷限效應，使元件可以寫入並儲存更多電子，使寫入的操作電壓下降，且穿隧氧化層較容易微縮，提升寫入速度[14]。

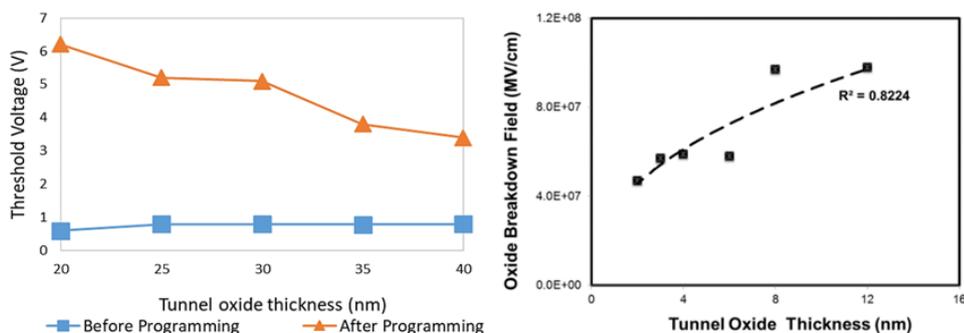


圖5. 穿隧氧化層厚度對記憶體窗口和崩潰電壓影響[11-12]

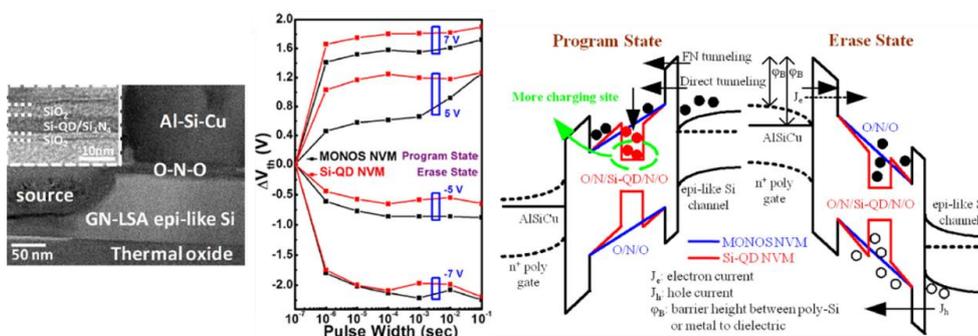


圖6. 矽量子點浮動閘極記憶體結構、操作電壓與能帶圖[14]

浮動閘極記憶體的操作原理如圖7，寫入模式時，源極汲極接地，閘極給大的正偏壓(20V)，使通道中的電子透過穿隧方式儲存在浮動閘極之中，或是將元件操作在飽和區，利用大汲極電場產生熱載子，再注入到浮動閘極中，而抹除模式時，源極汲極接地，閘極給大的負偏壓(-20V)，使浮動閘極中的電子透過穿隧離開。其中，穿隧現象

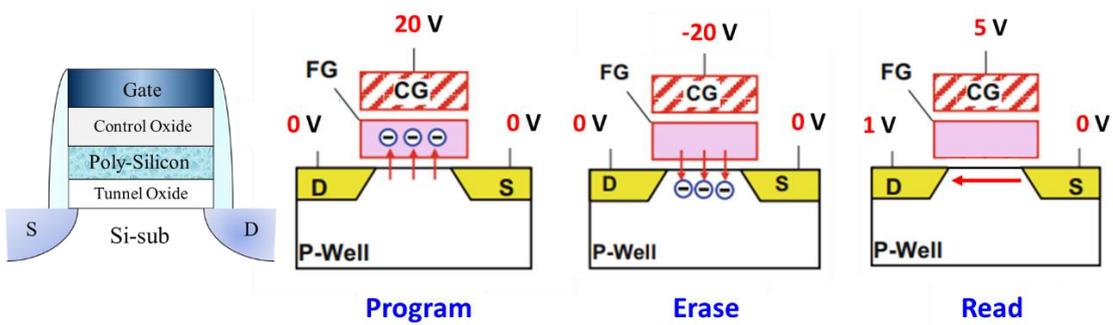


圖7. 浮動閘極記憶體的操作原理示意圖

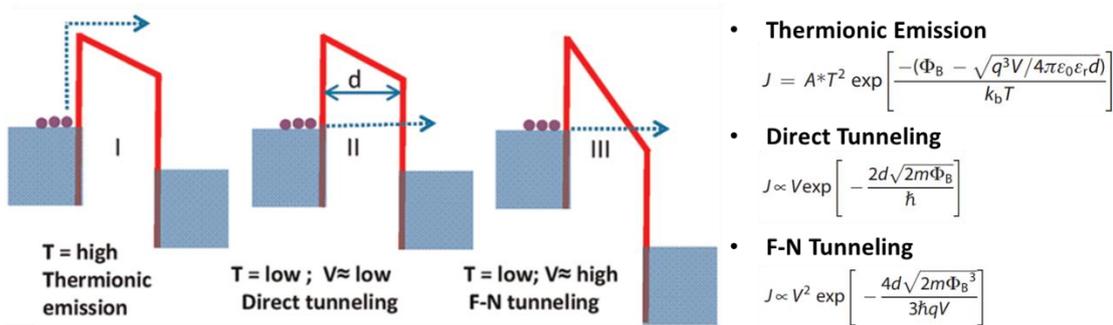


圖8. 電子在絕緣層的穿隧現象[15]

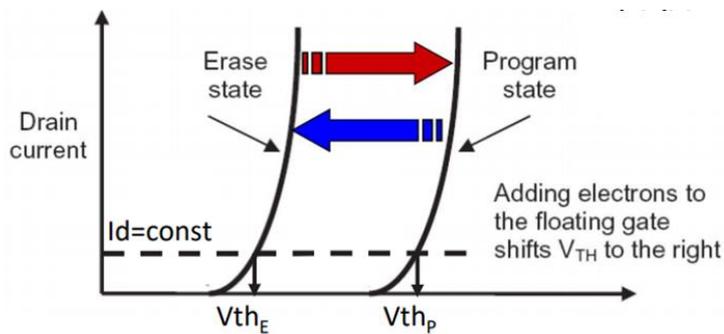


圖9. 浮動閘極記憶體的操作電特性

主要有直接穿隧 (direct tunneling) 與 FN 穿隧 (Fowler-Nordheim tunneling)，其能帶示意圖與公式如圖8，一般來說，絕緣層不會有漏電流過，漏電機制以熱發射機制主導(thermal emission)，當絕緣層厚度變薄時，則電子在絕緣層大電場下，開始會發生量子穿隧現象，即FN穿隧，若變得更薄，則在小電壓下就會發生穿隧現象，即直接穿隧。浮動閘極記憶體的電性如圖9，當載子注入浮動閘極層時(program, PGM)，電晶體起始電壓變大，電晶性曲線(I_d - V_g)向右漂移，當電子跳出浮動閘極層時(erase, ERS)，電晶體起始電壓變小，電晶性曲線向左漂移，而讀取方式則是透過比較電路，比較記憶體電流與參考電流的差異後，來獲得記憶體存取資訊，並放大電流訊號，輸出至外部。

常見之量子點記憶體結構如圖10，為在調變摻雜場效電晶體(modulation-doped FET, MODFET)基礎上加入量子點，調變摻雜場效電晶體使用兩種不同寬能隙的材料形成異質介面為載子提供通道，此量子點記憶體操作模式[16]為在閘極端負電壓後，電洞流入量子點中，由於能帶之不連續分布，使電洞能很好的保存於量子點中，而此時再由調變摻雜場效電晶體的汲極與源極電壓，讀取電晶體中之通道阻值，當量子點中儲存電洞時會空乏通道中部份的載子，進而提高通道阻值，此時讀做記憶體訊號1，當在閘極給予正電壓時會將能帶下壓，進而使量子點中的電洞藉由穿隧效應離開量子點，此時

通道中阻值下降，記憶體訊號0，其操作機制的能帶示意圖如圖11。

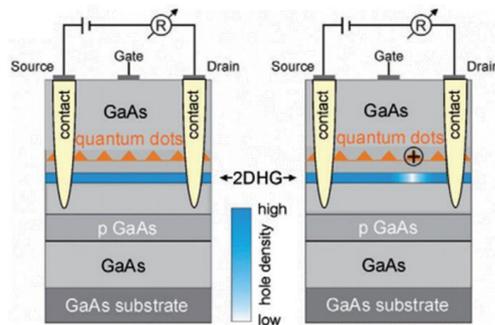


圖10. 常見之量子點記憶體結構-摻雜場效電晶體[10]

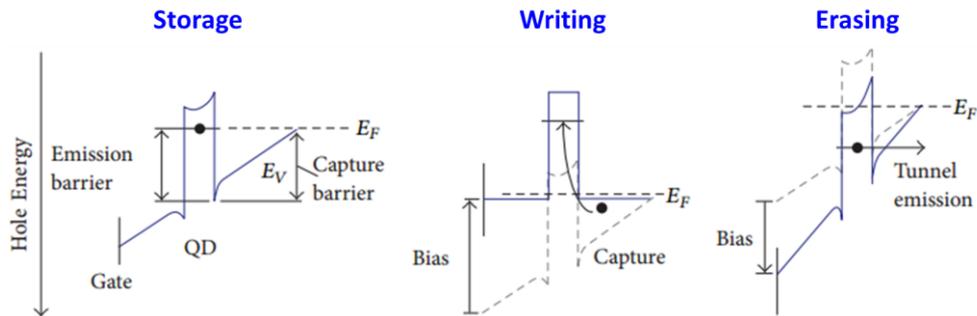


圖11. 電子在摻雜場效電晶體量子點之操作物理機制[16]

在量子點記憶體當中仍需討論當數據寫入後可保存的時間長短，以圖11為例，當電洞被存入量子點時，須跨過一發射能障 (Emission Barrier) 才可離開量子點，因此能障高低能夠大幅影響量子點記憶體之資料儲存時間，而此能障高度由量子點能量量子化之能階所決定，以儲存電洞之量子點記憶體為例，其電洞發射速率 e_p [16]

$$e_p = \gamma_p \sigma_{\infty}^p T^2 \exp\left(-\frac{E_{loc}}{kT}\right)$$

其中， γ_p 為與溫度無關之常數， σ_{∞}^p 為量子點的電洞捕獲面積， E_{loc} 則為電洞之量子化能階，當量子化能階越大則載子發射速率越慢，

資料存儲時間相對變長。在捕獲面積不變之條件下，當量子化能階增加60meV，則資料儲存時間可上升1個級距。室溫下量子點記憶體資料儲存時間對量子點之量子化能階關係，如圖12，若要達到資料儲存10年之需求，則對電子而言量子點之量子化能階需位於1.1至1.4eV之間，對電洞量子點記憶體其所需之量子化能階則稍大，約1.15到1.45eV間，由此可知量子點物理特性深深影響元件資料存儲性能。

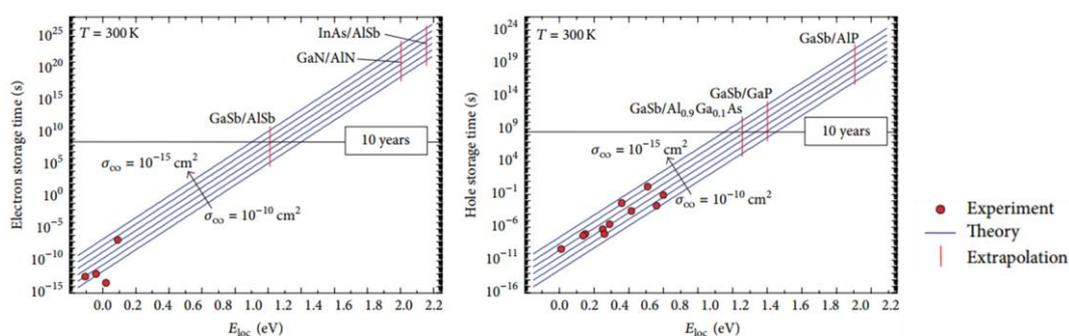


圖12. 浮動閘極記憶體的操作原理示意圖[16]

以球狀量子點結構為例，其與塊材形狀下之能隙與量子點之能隙不同，當物體某一維度小於電子電洞對激發子(exciton)之激發波爾直徑(exciton Bohr diameter)後，載子的物質波波長變短，動量上升，能量變高，即量子侷限效應(quantum confinement effect)[17]，而量子點為三維方向的量子侷限[18]，此時能量不再是連續的分布，其位態密度被量子化形成能階，導致儲存在內的載子只能存在特定能量的能階，能隙變大，如圖13所示。此外，透過薛丁格方程式計算，可以得知量子點內的能階分布主要由量子點的直徑、形狀還有應力決

定，當量子點的尺寸愈小，量子侷限效應越明顯，因此能階分離也越顯著[19]，如圖14所示，進而形成較高的量子化能階，對量子化記憶體而言可拉長資料儲存時間，因此可透過改變量子點不同尺寸大小，進而調控量子點記憶體之性能。

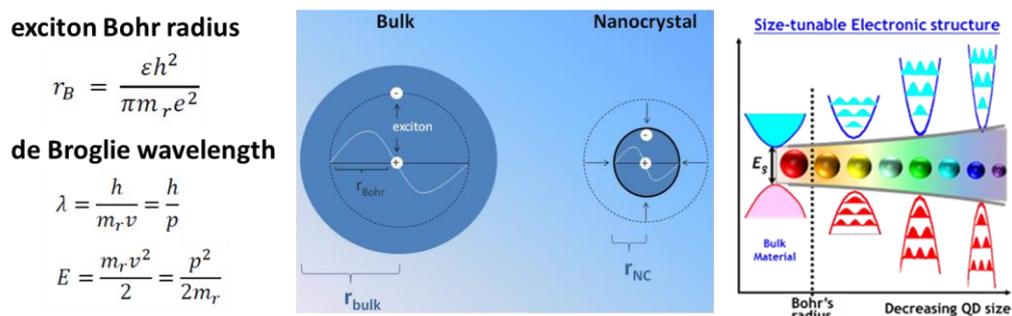


圖13. 量子點不同尺寸大小之能隙分布[17-18]

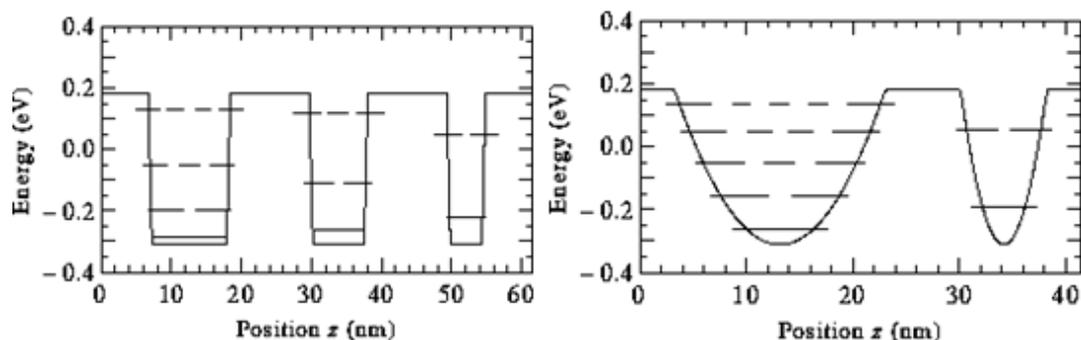


圖14. 不同尺寸量子井之侷限效應[19]

本計畫開發之量子點記憶體，結構為n型半導體/奈米尺寸微粒子/穿隧氧化層/p型半導體，其操作機制也類似於浮動閘極記憶體，差異在於，改用量子點作為浮動閘極層，並利用pn介面(含穿隧氧化層)的二極體元件單向導通特性，利用能障阻隔載子傳輸，只有n型半導體側可以進出電子，使記憶體具有寫入抹除特性，而本計畫將利用電容量測與材料分析，分析此種記憶體的寫入抹除機制。

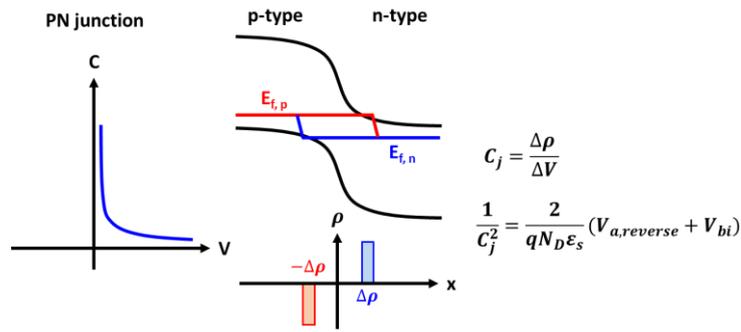


圖 15. pn介面的電容電壓曲線、能帶圖與電容公式推導

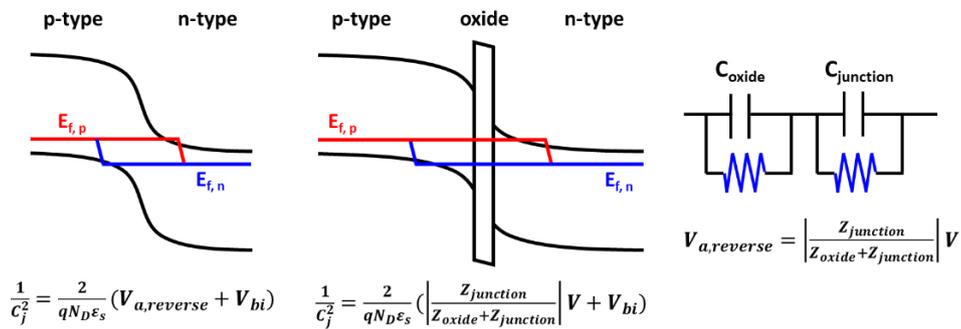


圖 16. pn介面(含氧化層)的電容公式

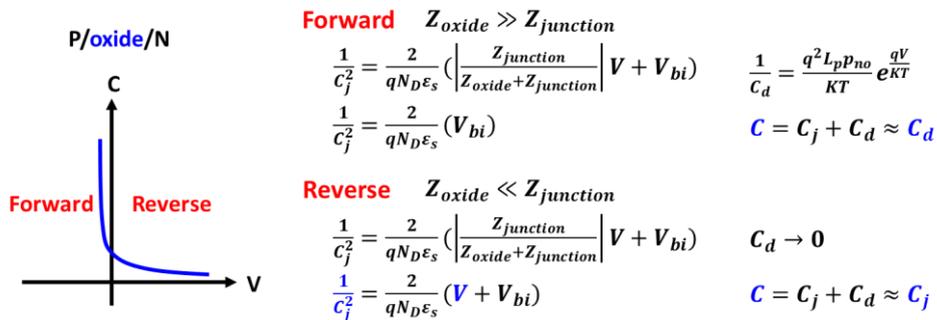


圖 17. pn介面(含氧化層)的電容電壓曲線與公式推導

此種新型記憶體的電容特性類似於氧化層與一pn介面的串聯，其電容特性大致如圖15所示。對n型半導體端施加偏壓，正偏壓時pn介面逆偏，負偏壓時pn介面順偏，而pn介面的電容公式與推導如圖15，透過單位電壓下的空間電荷變化量，並用參雜濃度與材料介電常數做計算，可以得到電容公式，其中，當pn介面變得更逆偏時，則空

間電荷的厚度越厚，電容越小。當pn介面中間夾一層氧化層時，則電容公式需要利用阻抗分壓定律重新計算，重新計算後，含氧化層的pn介面等效電路與修正後的公式如圖16，若氧化層阻抗大，則會分到更多的跨壓。元件操作在逆偏狀態下，電容電壓曲線與pn介面(不含氧化層)的元件類似，但當氧化層穿隧特性較差，則氧化層阻抗無法忽略，使元件操作在順偏時，電容會達到飽和，與擴散電容相疊加後，得到擴散電容主導的順偏電容，擴散電容隨電壓指數上升，如圖17，但電容不會隨電壓無限上升，會因為有非理想效應，導致電容達飽和。理想狀態的電容在大順偏電壓下，pn介面導通，電容下降，若元件有非理想效應，以串聯電阻為例，則pn介面操作在大

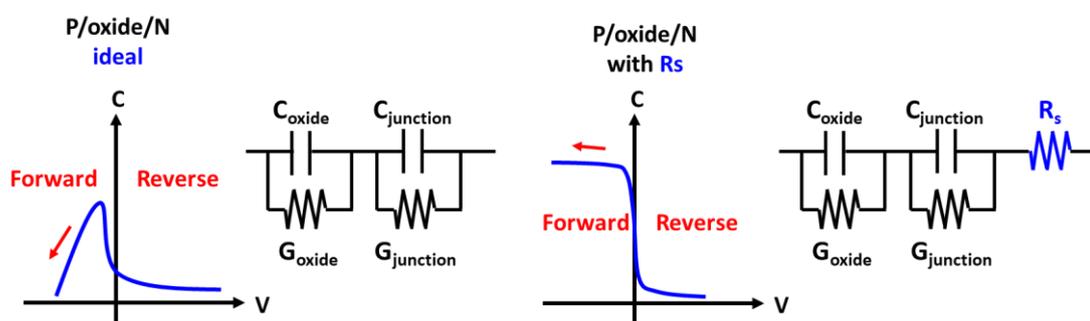


圖18. pn介面(含氧化層)的電容非理想效應

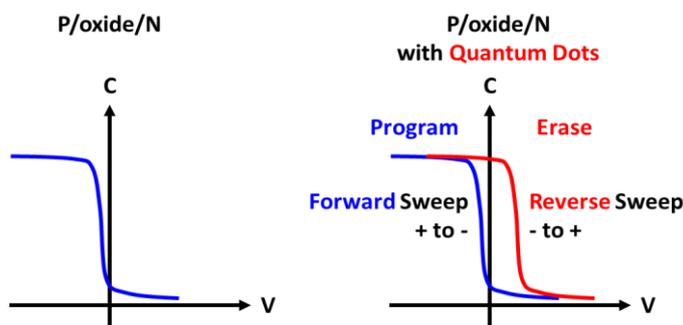


圖19. pn介面(含氧化層)的電容電壓曲線有遲滯窗口

順偏電壓時，跨壓會被串聯電阻分去，導致電容上升變緩，甚至飽和，如圖18。

進一步分析掃描電壓對元件的影響，當元件的pn介面含有量子點，則元件正反掃描電容電壓曲線時，會因為量子點發生電子注入與抹除的效應，而使電容有遲滯窗口，如圖19，藍色為電壓從正掃至負，紅色為從負掃到正，當電壓從正電壓開始操作，掃描至負偏壓時，pn介面在順偏狀態，此時電子掉入量子點中，發生電子注入，而使量子點電位與原來相比變為負電，抬高n型半導體能帶，使pn介面變得更為順偏，因此，回掃回至0V時，會看到電容曲線向右漂移的現象，若繼續向正偏壓掃描，則電子從量子點跳出。此外，電子注入與抹除效應造成的電容遲滯現象與掃描電壓有關，當施加更大的掃描偏壓，則可能會是更多的缺陷能階裸露於費米能階之上，並參與充放電，導致電子注入與抹除效應越劇烈，電容遲滯窗口越大。

記憶體的性能與量子點材料特性有關，特性越好，則電容遲滯越大，記憶體儲電特性越好。量子點材料涵蓋矽、金、二氧化鈦等，應用在生醫、觸媒、儲能等多種用途，其中，以氧化鐵(Fe_2O_3) 量子點為例，因為可以自然地融入生理組織，透過人體組織內的含鐵蛋白質被代謝、儲存和運輸，而具有生物相容性，並常應用於臨床基礎研究[20]，此外，與含鎘等金屬氧化物量子點相比，氧化鐵對環境與生物較為友善。

property	Value/Remark		
	hematite	magnetite	maghemite
molecular formula	$\alpha\text{-Fe}_2\text{O}_3$	Fe_3O_4	$\gamma\text{-Fe}_2\text{O}_3$
crystal structure	rhombohedral, hexagonal	cubic	cubic or tetrahedral
density (g/cm^3)	5.26	5.18	4.87
melting point ($^\circ\text{C}$)	1350	1583–1597	
boiling point ($^\circ\text{C}$)		2623	
color	red	black	reddish-brown
hardness	6.5	5.5	5
type of magnetism	weakly ferromagnetic or antiferromagnetic	ferrimagnetic	ferrimagnetic
Curie temperature (K)	956	850	820–986
saturation magnetization, α_s , at 300 K (Am^2/kg)	0.3	92–100	60–80
standard free energy of formation, ΔG_f° (kJ/mol)	-742.7	-1012.6	-711.1
heat of decomposition (kJ/mol)	461.4	605	457.6

圖 20. Fe_3O_4 、 $\alpha\text{-Fe}_2\text{O}_3$ 和 $\gamma\text{-Fe}_2\text{O}_3$ 的基本材料特性[12]

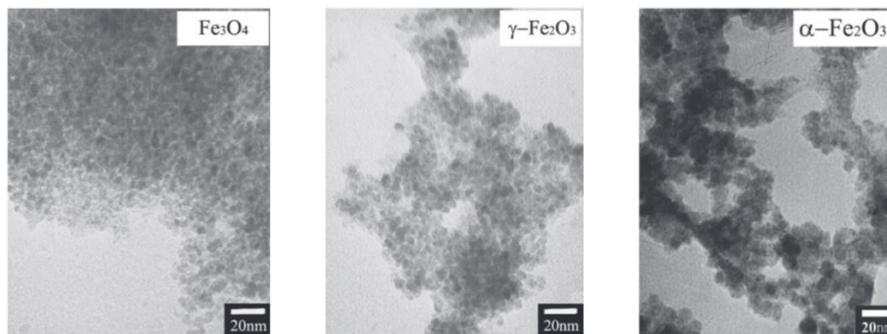


圖 21. Fe_3O_4 、 $\alpha\text{-Fe}_2\text{O}_3$ 和 $\gamma\text{-Fe}_2\text{O}_3$ 的TEM圖[14]

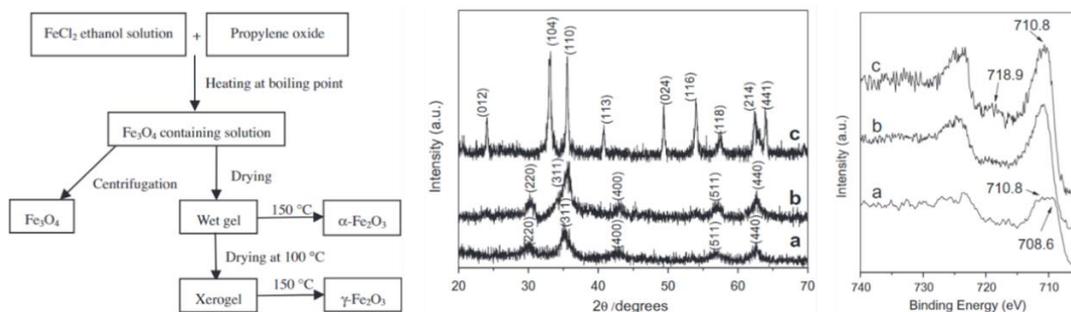
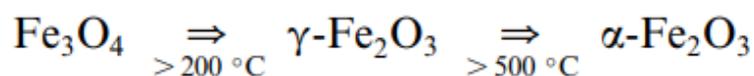


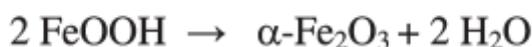
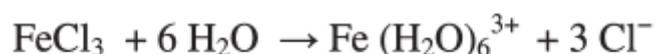
圖 22. (a) Fe_3O_4 、(b) $\alpha\text{-Fe}_2\text{O}_3$ 和(c) $\gamma\text{-Fe}_2\text{O}_3$ 的合成、XRD與XPS [14]

氧化鐵材料包含磁鐵礦(magnetite, Fe_3O_4)、赤鐵礦(hematite, $\alpha\text{-Fe}_2\text{O}_3$)和磁赤鐵礦(maghemite, $\gamma\text{-Fe}_2\text{O}_3$)三種，其物理特性[21]如圖 20，在自然界的礦床中，從埋藏和開採量來說，赤鐵礦是最主要的鐵礦石，而人為製備的氧化鐵材料，則可以透過熱處理來獲得不一樣的氧化鐵組成，相變的熱處理為[22]



，其中， Fe_3O_4 因為晶格結構與 $\gamma\text{-Fe}_2\text{O}_3$ 相似，所以在較低溫下($>200^\circ\text{C}$)就可以形 $\gamma\text{-Fe}_2\text{O}_3$ ，而 $\alpha\text{-Fe}_2\text{O}_3$ 結構則差異最大，因此需要較高的熱處理溫度($>500^\circ\text{C}$)。

文獻上奈米尺度之氧化鐵合成之材料分析TEM、XRD與XPS[23]如圖21、22，合成方法以液相化學法為主流，通過利用氯化物作為前驅物和 $(\text{NH}_4)_2\text{HPO}_4$ 共同合成 $\alpha\text{-Fe}_2\text{O}_3$ 奈米粒子[15]，反應式如下：



液相化學法也可透過不同製程條件來控制氧化鐵的奈米結構，可長出奈米點以及奈米柱之不同形狀，如圖23，然而儘管此製程方式能夠控制氧化鐵長出不同形狀之奈米結構，但用此傳統液相化學法成長出來之奈米結構氧化鐵其晶體結構尺寸較大，約為50nm，然而量子點記憶體需要優良的量子侷限效應，以提升記憶體性能，則量子點尺寸要小。

為了降低量子點尺寸的大小，有文獻[25]提出先將無水氯化鐵加入油酸中並劇烈攪拌，隨後將其轉移到微波高壓反應中，在30分鐘內將溫度升至 180°C 然後保持30分鐘。冷卻後再將離心收集所得產物用無水乙醇和丙酮洗滌， 60°C 真空乾燥8小時。由此方式可得晶粒尺

寸小之氧化鐵奈米顆粒，由圖24可看到由此方式成長出之氧化鐵奈米顆粒落在2到4奈米，能夠很好的產生量子侷限效應，進而提升量子記憶體之性能。

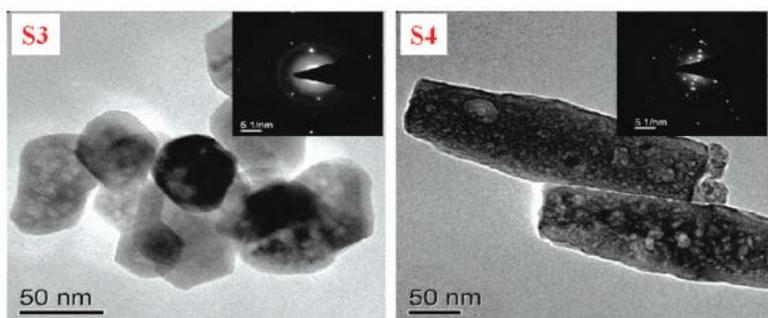


圖23. 液相化學法沉積之不同奈米形狀Fe₂O₃

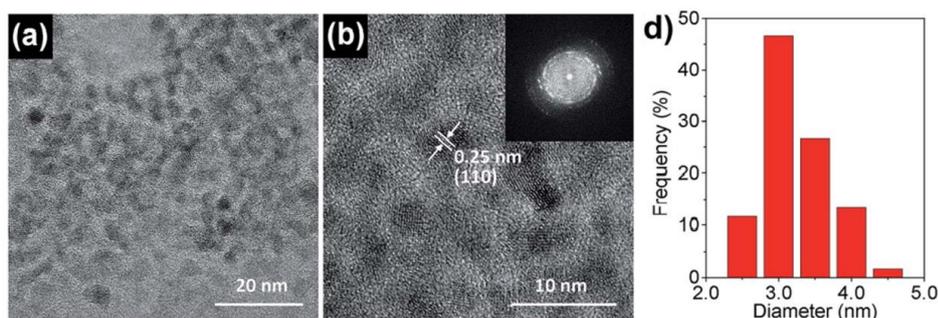


圖24. 液相化學法沉積之小奈米尺寸Fe₂O₃[25]

本計畫製備量子點的方式，與濕式的液相化學法不同，是利用乾式的脈衝電弧等離子體沉積法(Pulsed Arc Plasma Deposition)製備，機台原理示意圖[26]，如圖25。利用此技術製備量子點過程中，透過電漿可以改善傳統濕式製程方法時間過長的問題，對於開發應用於未來量產之元件具備潛力，此外，此技術也可以製備出奈米級量子點，和精準掌控奈米點尺寸與均勻度，如圖25所示，相比傳統製程，此技術更有優勢。

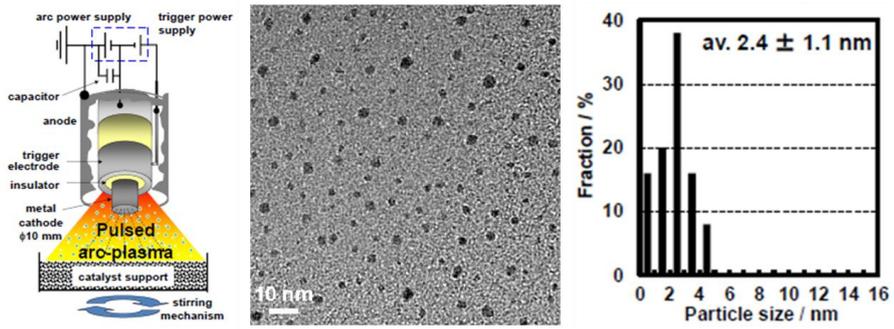


圖25. 脈衝電弧等離子體沉積法沉積之量子點[26]

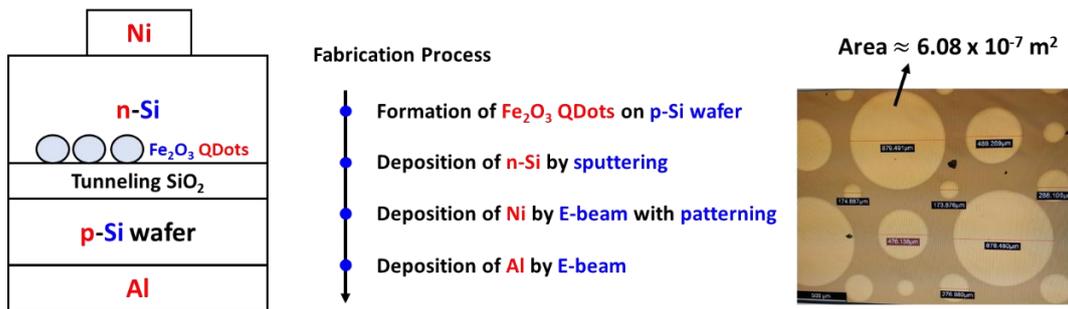


圖26. 本計畫所製備的新型記憶體

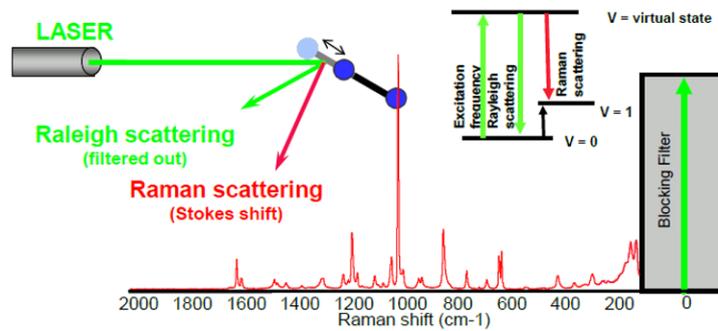


圖27. 拉曼光譜量測原理示意圖[27]

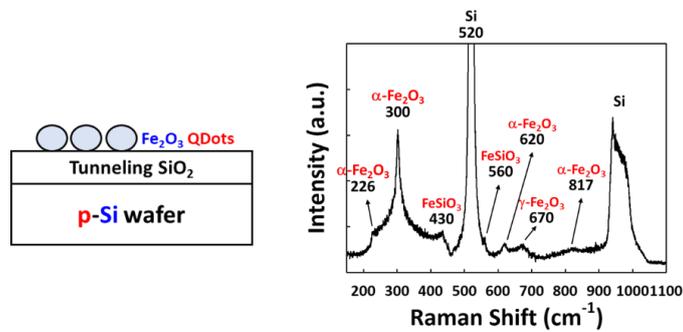


圖28. 拉曼光譜量測結果

本計畫所製備的新型記憶體元件結構示意圖如圖26，結構為n型半導體/奈米尺寸微粒子/穿隧氧化層/p型半導體，首先，在p-Si基板表面形成氧化層和氧化鐵量子點，並再於上方利用sputter沉積超過100nm的n-Si，以形成pn介面，接著利用E-beam沉積外部電極，先利用有圖形化的金屬遮罩沉積上電極Ni，以形成Ni/n-Si的歐姆接觸(tunneling contact)，並沉積下電極Al，以形成Al/p-Si的歐姆接觸，最後完成元件製備。為了分析氧化鐵量子點的材料特性，會對材料片元件做Raman和TEM材料分析，並搭配電性，分析元件儲電特性。

首先，利用拉曼光譜分析氧化鐵量子點的晶相，拉曼光譜量測原理示意圖如圖27所示[27]。氧化鐵量子點的拉曼量測結果如圖28，搭配文獻參考[28-30]，可以看到氧化鐵量子點包含 α -Fe₂O₃與 γ -Fe₂O₃，其中， α -Fe₂O₃為拉曼偏移量226、300、620、和817cm⁻¹， γ -Fe₂O₃為拉曼偏移量670cm⁻¹，而文獻中 γ -Fe₂O₃和Fe₃O₄都會有拉曼偏移量在670cm⁻¹附近的特徵峰，且量測結果中670cm⁻¹附近的特徵峰訊號相對較弱，導致難判斷材料種類，最後，參考文獻上 γ -Fe₂O₃在拉曼偏移量400cm⁻¹附近會有訊號較強的特徵峰，而隨量測結果中670cm⁻¹附近的特徵峰為 γ -Fe₂O₃所貢獻。

另外，也利用FTIR光譜(Fourier-transform infrared spectroscopy, FTIR)分析氧化鐵量子點的晶相，FTIR量測原理如圖29所示[31]。氧化鐵量子點的FTIR量測結果如圖30，搭配文獻參考[32-37]，可以看

到氧化鐵量子點包含 α -Fe₂O₃與 γ -Fe₂O₃，其中， α -Fe₂O₃為波數 563cm⁻¹， γ -Fe₂O₃為拉曼偏移量790與890cm⁻¹。

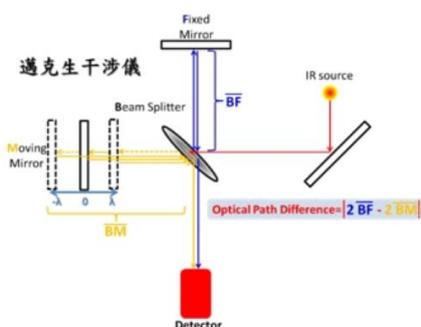


圖29. FTIR光譜量測原理示意圖[31]

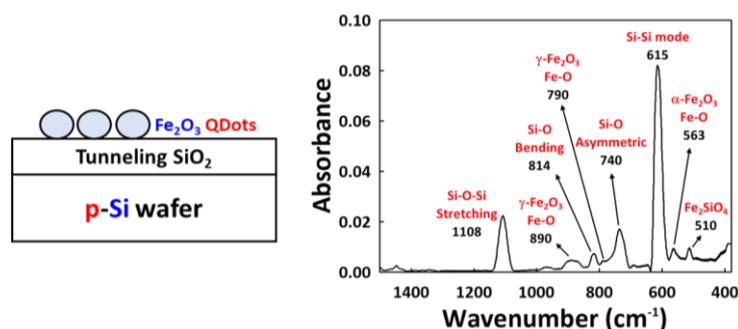


圖30. FTIR光譜量測結果

為了分析新型記憶體中的氧化鐵量子點，也對它拍攝透射電子顯微鏡TEM圖像，拍攝的結構包含材料片元件和完整的元件，照片如圖31，從元素的EDS(Energy-dispersive X-ray spectroscopy, EDS)線分析可以得知，n-Si大約是200nm，氧化層厚度大約是10-20nm，另外，從元素的點分析如圖32，可以看到氧化層內含有氧化鐵量子點，但比例相對較少，所以訊號較弱。另外分析元件SEM表面特性，如圖33，量子點半徑最大可至約12nm。

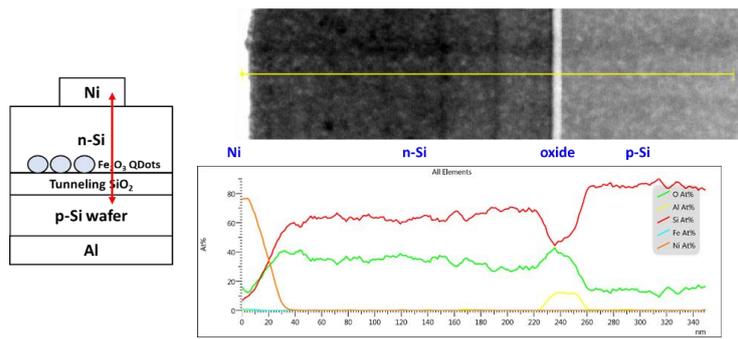


圖31. 元件EDS線分析

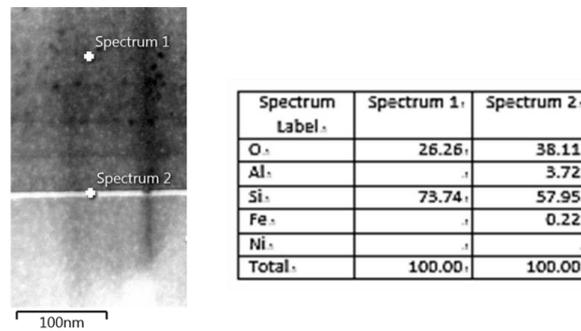


圖32. 元件EDS點分析

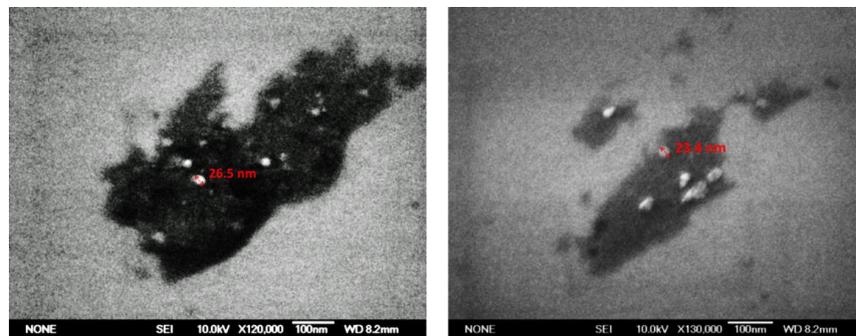


圖33. 元件SEM表面分析

此外，也透過波長為325nm的He-Cd激光器作為雷射光源，對 Fe_2O_3 量子點進行光致發光分析，來驗證 Fe_2O_3 量子點能隙中存在的能階與尺寸。光致發光量測數據如圖34所示，峰值649 nm (1.91 eV)為 Fe^{3+} 的 $6A_1 \rightarrow 4T_1$ 能階轉換[38]，數個峰值在689-829 nm (1.5-1.8 eV)之間同樣為峰值649 nm的能階轉換，主要源自少數更大尺寸(>70nm)

的 Fe_2O_3 量子點的貢獻[38-39]，當量子點尺寸較大時，則元件無量子侷限效應，近似於塊材效應，導致峰值紅移，波長變長，能量變弱。

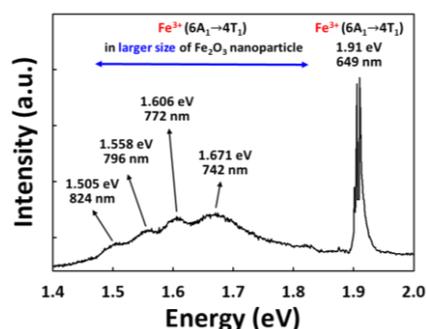


圖34. Fe_2O_3 量子點的光致發光分析

完成新型記憶體後，量測元件的記憶體寫入抹除特性，然而常見的儲電特性測量方法[40]，如圖35所示，然而，定電流或定電壓充放電的測量方法不容易觀測此記憶體。常見的儲電特性測量方法，已定電流充放電為例，充電過程中，元件的電壓隨充電變大，放電時，元件的電壓變小，然而此新型記憶體由於是利用pn介面達成單向導通特性，而pn介面本身漏電流較大，所以量測到的元件電壓會不準確，並非是記憶體中所儲存電荷所形成之電壓。因此，為了量測此新型記憶體之儲電特性，改為量測電容電壓曲線，觀察電容遲滯特性，來驗證元件性能。電容量測條件為，上電極(Ni)給電壓，下電極接地，電壓起始點從1.5V開始掃描至-2.5V，接著回掃至1.5V，以觀察儲電特性，從量測結果圖36可以得知，遲滯窗口約為0.5V，有電子注入行為，另外也分析元件電流特性如圖36，掃描電壓條件與電容量測相同，可以觀察到兩個電流低點，主要是元件漏電低而觀測

到電容位移電流，但由於電子注入較少，所以注入電流不明顯，而無法得知發生電子注入的電壓。

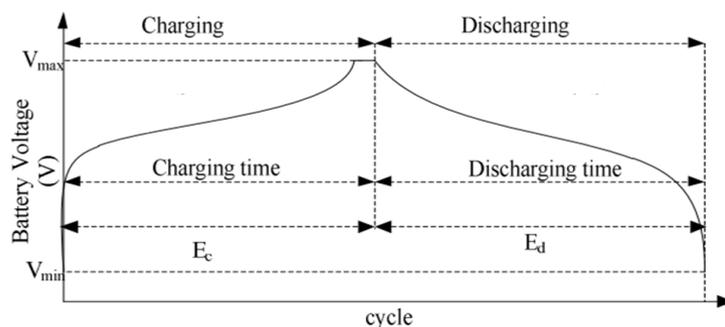


圖35. 常見的電池儲電特性量測[40]

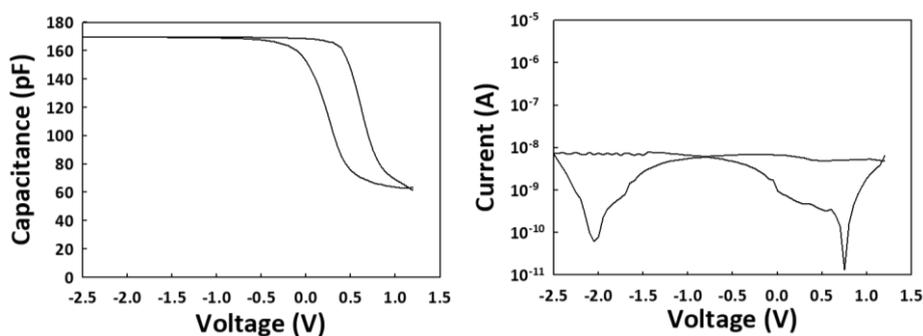


圖36. 新型記憶體的儲電特性

另外，也分析相同結構，但量子點改為金屬Pt的記憶體特性，電容量測條件為，上電極(Ni)施加電壓，下電極接地，電壓起始點從8V開始掃描至-5V，接著給3V定電壓充電，再掃描電容從-5V回掃至8V，以觀察儲電特性，從量測結果圖37可以得知，回掃過程因為負偏壓下發生電子注入，使電容曲線右飄，在充電時間為1s時，遲滯窗口便可至6V，另外也分析不同充電時間的電容特性，如圖37，隨充電時間越長注入量越多，在充電時間為300s時，有最大遲滯窗口約為8V。

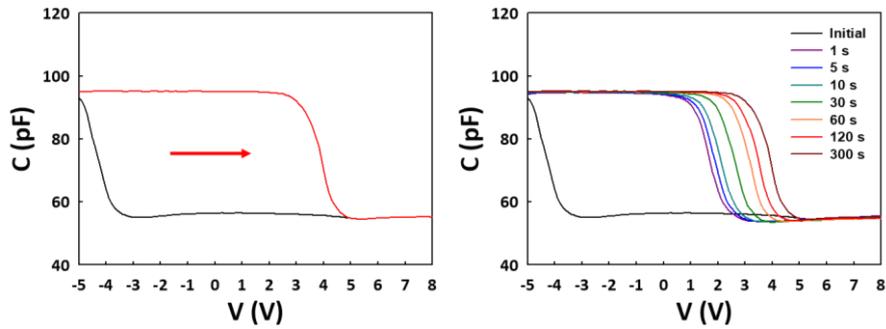


圖37. 新型記憶體的寫入特性

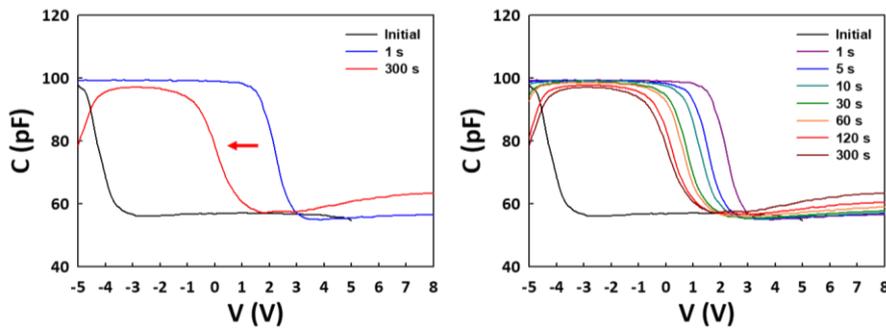


圖38. 新型記憶體的抹除特性

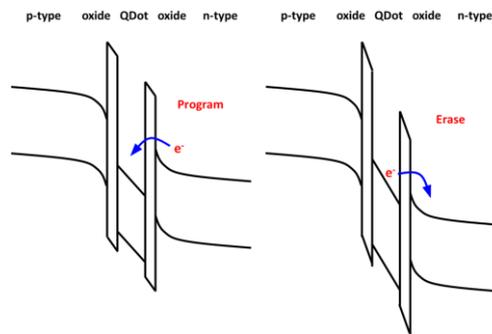


圖39. 元件操作之物理機制

另外，也分析元件放電特性，利用相同量測方法，並將充電電壓 3V 改成 -3V 放電電壓，以觀察放電過程的電容特性變化，如圖38，在放電時間為 1s 時，遲滯窗口約為 6V，與充電時間 1s 時的結果相同，由此得知，此右飄的遲滯窗口主要是因為掃描條件造成的，由於電容回掃時為從 -5V 至 8V，而元件在 -5V 時便會發生電子注入，另外也

分析不同放電時間的電容特性，如圖38，隨放電時間越長電子抹除量越多，在放電時間為300s時，遲滯窗口剩4V，其中，-5V回掃時發生異常的電容抬升，是元件放電後的電容已經飄至相比initial更為左飄，但-5V掃描過程的電子注入也同時發生，導致電容持續右飄，而變成類似電容上升的現象。

從電性結果，搭配文獻上的材料能帶圖[41]，最後提出元件之物理機制，如圖39所示，寫入電子時，n型半導體施加負偏壓，電子注入量子點，抹除電子時，n型半導體施加正偏壓，電子從量子點跳出。本計畫中開發的記憶體，材料組成的量子點和n型/p型半導體層均由無機且固態材料所製成，而具有優異的安全性和穩定度，且相比浮動閘極記憶體，製造方式簡單，可應用於低成本工藝製造。

結論：

本計畫開發了一種具可反覆寫入抹除記憶體訊號的 Fe_2O_3 量子點之固態半導體記憶體，通過拉曼、FTIR和PL分析元件材料組成，通過TEM和SEM分析元件結構與尺寸，也通過量測電容電壓的遲滯曲線，分析元件儲電特性，電容遲滯窗口約0.5V。若將 Fe_2O_3 量子點用Pt取代，則電容遲滯窗口可至8V(寫入電壓-3V 300s)，並提出電子在記憶體中寫入與抹除的物理機制。儲存電子時，電子從n型Si半導體層注入至 Fe_2O_3 量子點的能階，抹除電子時，電子再從 Fe_2O_3 量子點跳出。

肆、参考文献

- [1] R. R. Harrison, J. A. Bragg, P. Hasler, B. A. Minch, and S. P. Deweerth, "A CMOS programmable analog memory-cell array using floating-gate circuits," *IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process.*, vol. 48, no. 1, pp. 4-11, Jan. 2001. doi: 10.1109/82.913181.
- [2] E.-S. Hasaneen, E. Heller, R. Bansal, W. Huang, F. Jain, "Modeling of nonvolatile floating gate quantum dot memory," *Solid State Electron.*, vol. 48, no. 10-11, pp. 2055-2059, July 2004. doi: 10.1016/j.sse.2004.05.073.
- [3] O. Fujita, and Y. Amemiya, "A floating-gate analog memory device for neural networks," *IEEE Trans. Electron Devices*, vol. 40, no. 11, pp. 2029-2035, Nov. 1993. doi: 10.1109/16.239745.
- [4] J.-S. Lee, "Nano-floating gate memory devices," *Electron. Mater. Lett.*, vol. 7, no. 3, pp. 175-183, Oct. 2011. doi: 10.1007/s13391-011-0901-5.
- [5] J. D. Blauwe, M. Ostraat, M. L. Green, G. Weber, T. Sorsch, A. Kerber, F. Klemens, R. Cirelli, E. Ferry, J. L. Grazul, F. Baumann, Y. Kim, W. Mansfield, J. Bude, J. T. C. Lee, S. J. Hillenius, R. C. Flagan, and H. A. Atwater, "A novel, aerosol-nanocrystal floating-gate device for non-volatile memory applications," *International Electron Devices Meeting 2000. Technical Digest. IEDM (Cat. No. 00CH37138)*, 2000.
- [6] A. Kohno, H. Murakami, M. Ikeda, S. Miyazaki, and M. Hirose, "Memory operation of silicon quantum-dot floating-gate metal-oxide-semiconductor field-effect transistors," *Jpn. J. Appl. Phys.*, vol. 40, no. 7B, pp. L721-L723, June 2001. doi: 10.1143/jjap.40.1721.
- [7] H. Chen, Y. Zhou, and S.-T. Han, "Recent advances in metal nanoparticle-based floating gate memory," *Nano Sel.*, vol. 2, no. 7, pp. 1245-1265, Jan 2021. doi: 10.1002/nano.202000268.
- [8] X. Liu, V. Markov, A. Kotov, T. N. Dang, and A. Levi, "Endurance characteristics of SuperFlash® memory," *2006 8th International Conference on Solid-State and Integrated Circuit Technology Proceedings*, 2006.
- [9] Z. Xia, D. S. Kim, N. Jeong, Y.-G. Kim, J.-H. Kim, K.-H. Lee, Y.-K. Park, and C. Chung, "Comprehensive modeling of NAND flash memory reliability: Endurance and data retention." *2012 IEEE International Reliability Physics Symposium (IRPS)*, 2012.
- [10] D. Bimberg, and U. W. Pohl, "Quantum dots: promises and

- accomplishments." *Mater. Today*, vol. 14, no. 9, pp. 388-397, Sept. 2011. doi: 10.1016/S1369-7021(11)70183-3.
- [11] T. D. Cong, T. L. Thanh, H. M. Tri, P. T. T. Bao, and T. Hoang, "Applications of TCAD Simulation Software for Fabrication and study of Process Variation Effects on Threshold Voltage in 180nm Floating-Gate Device," *Adv. Sci. Technol. Eng. Syst. J.*, vol. 6, no. 1, pp. 146-152, Dec. 2021. doi: 10.25046/aj060116.
- [12] R. M. Ayub, S. Norhafizah, A. H. Azman, U. Hashim, and T. Adam, "Correlation between Oxide Breakdown Field and Effective Oxide Charge Concentration in Ultra-Thin Tunnel Oxide of FG Flash Memory," *J. Appl. Sci. Res.*, vol. 9, no. 6, pp. 3451-3455, 2013.
- [13] Z. Lv, Y. Wang, J. Chen, J. Wang, Y. Zhou, and S.-T. Han, "Semiconductor quantum dots for memories and neuromorphic computing systems," *Chem. Rev.*, vol. 120, no. 9, pp. 3941-4006, May 2020. doi: 10.1021/acs.chemrev.9b00730.
- [14] Y.-C. Lien, J.-M. Shieh, W.-H. Huang, C.-H. Tu, C. Wang, C.-H. Shen, B.-T. Dai, C.-L. Pan, C. Hu, and F.-L. Yang, "Fast programming metal-gate Si quantum dot nonvolatile memory using green nanosecond laser spike annealing," *Appl. Phys. Lett.*, vol. 100, no. 14, p. 143501, Apr. 2012. doi: 10.1063/1.3700729.
- [15] B. K. Sarker, and S. I. Khondaker, "Thermionic emission and tunneling at carbon nanotube–organic semiconductor interface," *ACS nano*, vol. 6, no. 6, pp. 4993-4999, May 2012. doi: 10.1021/nn300544v.
- [16] T. Nowozin, D. Bimberg, K. Daqrouq, M. N. Ajour, and M. Awedh, "Materials for future quantum dot-based memories," *J. Nanomaterials*, vol. 2013, no. 59, Jan. 2013. doi: 10.1155/2013/215613.
- [17] F. S. Riehle "The rational synthesis of defect-free CdE (E=S,Se) nanocrystals : from precursor reactivity to surface stability," University of Freiburg, 2013.
- [18] <https://today.line.me/tw/v2/article/1DJ3y82>
- [19] M. Guo, " Quantum wells," *J. Chem.*, vol. 1, no. 1, p. 571, Dec. 2005.
- [20] 凌永健, 丁祈, 干尼, 劉人鎬, 吳孟津, 蕭亞璇, 李佩玲, “奈米材料於生醫

- 成像之應用與展望” 科儀新知, 第三十二卷, 第四期, pp. 18-27, Feb. 2011. doi: 10.29662/IT.201102.0002.
- [21] U. T. Lam, R. Mammucari, K. Suzuki, and N. R. Foster, "Processing of iron oxide nanoparticles by supercritical fluids," *Ind. Eng. Chem. Res.*, vol. 47, no. 3, pp. 599-614, Jan. 2008. doi: 10.1021/ie070494+.
- [22] M. I. Dar and S. A. Shivashankar, "Single crystalline magnetite, maghemite, and hematite nanoparticles with rich coercivity," *RSC Adv.*, vol. 4, no. 8, pp. 4105-4113, Nov. 2014. doi: 10.1039/c3ra45457f.
- [23] H. Cui, Y. Liu, and W. Ren, "Structure switch between α -Fe₂O₃, γ -Fe₂O₃ and Fe₃O₄ during the large scale and low temperature sol-gel synthesis of nearly monodispersed iron oxide nanoparticles," *Adv. Powder Technol.*, vol. 24, no. 1, pp. 93-97, Jan. 2013. doi: 10.1016/j.appt.2012.03.001.
- [24] O. Armstrong, and P. J. Thomas, "Analysis of nanorice structure formed by hydrolysis reaction of FeCl₃ with KH₂PO₄," *7th EuCheMS Chemistry Congress*, Jan. 2018.
- [25] J. Wang, N. Zhang, J. Su, and L. Guo, " α -Fe₂O₃ quantum dots: low-cost synthesis and photocatalytic oxygen evolution capabilities," *RSC adv.*, vol. 6, no. 47, pp. 41060-41066, Apr. 2016. doi: 10.1039/C6RA04464F.
- [26] https://www.rightek.com.tw/blog_detail.php?id=116
- [27] S. Hinokuma, S. Misumi, H. Yoshida, and M. Machida, "Nanoparticle catalyst preparation using pulsed arc plasma deposition," *Catalysis Science & Technology*, vol. 5, no. 9, pp. 4249-4257, May 2015. doi: 10.1039/C5CY00636H.
- [28] G. K. Pradhan, and K. M. Parida, "Fabrication, growth mechanism, and characterization of α -Fe₂O₃ nanorods," *ACS Appl. Mater. Interfaces*, vol. 3, no. 2, pp. 317-323, Jan. 2011. doi: 10.1021/am100944b.
- [29] P. Kumar, Heung No-Lee, and R. Kumar. "Synthesis of phase pure iron oxide polymorphs thin films and their enhanced magnetic properties," *J. Mater. Sci. Mater. Electron.*, vol. 25, no. 10, pp. 4553-4561, Aug. 2014. doi: 10.1007/s10854-014-2203-9.

- [30] <https://rruff.info/Ferrosilite/R070387>
- [31] https://www.scincotaiwan.tw/zh-cht/TechnicalSupport_Detail-21.html
- [32] J. Gao, F. Huang, W. Yuan, J. Cheng, H. Huang, J. Zhang, F. Yi, H. Zhang, and S. Feng, "Chemical Speciation and Interaction Mechanism of U in "Shewanella putrefaciens-Mineral-U" System," *Water Air Soil Pollut.*, vol. 232, no. 8, pp. 1-7, Aug. 2021. doi: 10.1007/s11270-021-05283-0.
- [33] I. Mihailova, and D. Mehandjiev, "Characterization of fayalite from copper slags," *J. Univ. Chem. Technol. Metall.*, vol. 45, no. 3, pp. 317-326, Jan. 2010.
- [34] D. B. Mawhinney, J. A. Glass, and J. T. Yates, "FTIR study of the oxidation of porous silicon," *J. Phys. Chem. B*, vol. 101, no. 7, pp. 1202-1206, Feb. 1997. doi: 10.1021/jp963322r.
- [35] N. I. M. Fauzi, Y. W. Fen, N. A. S. Omar, S. Saleviter, W. M. E. M. M. Daniyal, H. S. Hashim, and M. Nasrullah, "Nanostructured chitosan/maghemite composites thin film for potential optical detection of mercury ion by surface plasmon resonance investigation," *Polymers*, vol. 12, no. 7, p. 1497, July 2020. doi: 10.3390/polym12071497.
- [36] C. Wang, and L. L. Shaw, "On synthesis of $\text{Fe}_2\text{SiO}_4/\text{SiO}_2$ and $\text{Fe}_2\text{O}_3/\text{SiO}_2$ composites through sol-gel and solid-state reactions," *J. Solgel. Sci. Technol.*, vol. 72, no. 3, pp. 602-614, Aug. 2014. doi: 10.1007/s10971-014-3483-5.
- [37] V. Meenakshi, P. Rajkumar, K. Diwakar, R. Subadevi, and M. Sivakumar, "Structural investigation of heat-treated $\text{Li}_2\text{FeSiO}_4$ cathode material preparation," *International seminar on Nanoscience and Technology*, vol. 3, pp. 10-12, Sept. 2016.
- [38] S. Singh, G. Hitkari, and G. Pandey, "Effect of annealing temperature on structural, optical and photocatalytic properties of $\alpha\text{-Fe}_2\text{O}_3$ nanostructures," *Inorg. Nano-Met. Chem.*, vol. 48, no. 10, pp. 477-485, Feb. 2019. doi: 10.1080/24701556.2019.1571511.
- [39] Y. Zhang, W. Liu, C. Wu, T. Gong, J. Wei, M. Ma, K. Wang, M. Zhong, and D. Wu, "Photoluminescence of Fe_2O_3 nanoparticles prepared by laser oxidation of Fe catalysts in carbon nanotubes," *Mater. Res. Bull.*, vol. 43, no. 12, pp.

- 3490-3494, Dec. 2008. doi: 10.1016/j.materresbull.2008.01.025.
- [40] K. Thirugnanam, H. Saini, and P. Kumar, "Mathematical Modeling of Li-ion Battery for Charge/Discharge Rate and Capacity Fading Characteristics Using Genetic Algorithm Approach," *IEEE Transportation Electrification Conference and Expo (ITEC)*, 2012. doi: 10.1109/ITEC.2012.6243431.
- [41] E. Asenath-Smith, E. K. Ambrogi, E. Barnes, and J. A. Brame, "CuO enhances the photocatalytic activity of Fe₂O₃ through synergistic reactive oxygen species interactions," *Colloids Surf. A: Physicochem. Eng. Asp.*, vol. 603, p. 125179, Oct. 2020. doi: 10.1016/j.colsurfa.2020.125179.

伍、論文發表

Y.-B. Wang, T.-C. Chang, S.-K. Lin, P.-Y. Wu, Y.-C. Zhang, Y.-F. Tan, W.-C. Chen, C.-W. Wu, S.-Y. Chou, and M.-C. Wang, "A Novel Forming-Free Technology by X-ray Irradiation for HfO₂-based Resistive Random Access Memory," *The Physical Society of Taiwan 2023 Annual Meeting*, no. 0104.