

行政院原子能委員會
委託研究計畫研究報告

記憶體儲能薄膜之製程開發與研究

The study and fabrication process development for memorize
energy storage devices

計畫編號：107A021

受委託機關(構)：逢甲大學

計畫主持人：光電科學與工程學系 羅仕守 博士

聯絡電話：04-24517250

E-mail address：sslo@fcu.edu.tw

協同主持人：

研究期程：中華民國 107 年 2 月至 107 年 12 月

研究經費：新臺幣 肆拾伍 萬元

核研所聯絡人員：王敏全 博士

報告日期： 107 年 12 月 15 日

目 錄

目 錄	I
中文摘要	1
英文摘要	2
壹、計畫緣起與目的	3
一、計畫緣起	錯誤! 尚未定義書籤。
二、計畫目的	4
貳、研究方法與過程	6
一、國內外研究現況	6
二、複合導電薄膜構想	7
三、氧化鋅薄膜製程參數開發	8
參、主要發現與結論	9
一、氧化鋅薄膜與摻鋁氧化鋅薄膜的開發	9
二、奈米銀粒子製備合成	12
三、複合導電薄膜裝置參數構想	16
四、奈米銀粒子薄膜吸附於氧化鋅薄膜表面開發	18
五、奈米銀粒子整合於複合導電薄膜裝置	19
肆、參考文獻	22

中文摘要

本研究計畫記憶體儲能薄膜之製程開發與研究，其目的在於引進金屬奈米合成技術與陶瓷薄膜之整合，發展出新式複合透明導電層，研究過程中以氧化鋅薄膜與摻鋁氧氧化鋅薄膜的光學與電學特性參數為標準，進行對照，研究中成功將粒徑 18 nm 的奈米銀透過還原法合成，並藉由 APTES 的偶聯劑作用，將奈米銀顆粒緻密鋪排於陶瓷薄膜中間，形成一個複合薄膜結構，經量測其光學與電學特性，對於 ZnO(35nm)/AgNPs/ZnO(35nm) 複合薄膜在波長 550 nm 具有 78% 穿透率，片電阻 $9.5 \Omega/\text{cm}^2$ ，具有發展潛力。

Abstract

The goal of this project, the study and fabricating process development for memories energy storage devices, is to develop a useful structure with more conductive efficiency for energy storage device. The transparent conductive structure is based on the thin-film structure. During perform the project, the metal nanostructure synthesis process and ceramic thin-film were combined. This can develop a novel transparent-conductive layer. Compared with the commercial TCO product, the transmission is less than 78 % at wavelength and the sheet resistance is less than 9.5 Ω /square.

壹、計畫緣起與目的

一、計畫緣起

科技進展，促使人類在各類商品的開發上朝向輕薄短小的方向發展，因此節能與儲能裝置的興起，促使科學家重新思索開發出更高效能的裝置，一般應用在記憶體儲能薄膜之製程開發與研究，目前市面上均以可以兼具高透光、導電性良好的所謂透明導電玻璃整合在元件上。目前市面常見的主流產品為銦錫氧化物ITO與氧化鋅鋁鎵(AGZO)等材料組成[1-2]，這些透明導電裝置雖然在效能上與使用上已經成熟，但由於其內部所使用的化學元素(銦與鎵等)，受限地球存量，部分仍價格仍昂貴，因此無法有效降低整體元件成本；同時其採用的開發製程上受限，其製程往往需要價格昂貴的大型真空設備，因此，無法元件的製造成本無法大幅下降，連帶影響後端產品的價格競爭力。

實務上根據這類結構，可將透明導電薄膜的裝置，分為金屬型、半導體型與複合多層膜等三種，這三種架構各有其優缺點。

1.金屬型:利用耐熱性高分子材料，如:聚酯上鍍金、鍍鈮或網狀金屬薄膜，通常金屬型導電度較好($R_s=10\sim 10^{-7}\ \Omega$)，但透明度(Transmission)差(60%~80%) [3]。

2.半導體型:這種結構通常為塗覆氧化銦、碘化銅等化合物半導體膜於玻璃上，其透明度較好(70%~88%)，但由於半導體陶瓷表面接觸性較差，因此整體薄膜導電性較差[4]。

3.多層膜複合型:此類結構係採用金屬與半導體交堆疊製程的多層膜，則有較佳透明度(70%~85%)與導電性($R_s=1\sim 10\ \Omega/\text{square}$)較好的優點，但因製程複雜，價格較為昂貴，所以在實際採用上，必

須考量整體效能與成本[5]。

在金屬薄膜系列中，具有良好導電性，但透明度差的特點，由於金屬膜中，存在自由電子，因此，即使很薄的膜，仍然呈現出很好的導電性。研究發現，若選擇金屬材料對可見光低吸收的物質，就可以得到較佳透明導電膜。另一方面，當金屬的膜厚減少到 20 nm 以下時，對光的吸收率和反射率都會減少，可以呈現出較佳的透光性。一般來說，透光性愈好的金屬薄膜，導電性就越差。所以金屬型透明導電薄膜的厚度應限制在 3~15 nm 左右。但這種厚度的金屬膜，在真空薄膜鍍製上易於形成奈米島狀 (cluster) 結構而產生電阻率低與光吸收率。通常為避免產生這類島狀結構，可先於基板上沉積一層氧化物做底層，另外，由於金屬膜的強度較差，實際應用時，可在其上沉積一層二氧化矽(SiO_2)、三氧化二鋁(Al_2O_3)等氧化物做為保護層，從而構成~底層膜/金屬膜/上層膜的三明治夾層式結構，通常可以此方式可形成一個完整透明導電膜結構的金屬材料一般為金(Au)、鉛(Pd)、鉑(Pt)、鋁(Al)等。

二、計畫目的

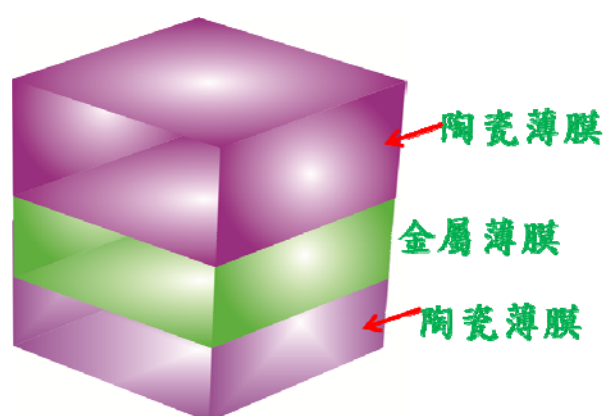
傳統上透明導電薄膜的製備方法有噴霧法(Spraying)、旋轉塗布法(Coating)、沉浸法(Dipping)、化學氣相沉積法(Chemical Vapor Deposition, CVD)、真空蒸鍍法(Vacuum coating)等，這些製備方法有一個共通點就基板可以承受較高溫度，若基板為耐熱性玻璃，則製程開發並不算困難；但若基板耐熱性較差，則其薄膜製程技術顯得較為困難，因此將影響透明導電薄膜在低耐熱基板的開發與應用，對於現今消費性電子設備，追求厚度薄、重量輕、可彎

曲與耐衝擊特性等產品特性需求，因此本研究目的在於引進低成本奈米技術，以結合金屬顆粒與陶瓷薄膜技術，發展出新式複合薄膜，並評估透明導電裝置結構在未來儲能裝置的應用，以探索其未來的發展。

貳、研究方法與過程

為執行本記憶體儲能薄膜之製程開發與研究委託計畫，對於這個研究計畫，我們規劃透過文獻的旁徵博引與實驗驗證方式，進行本計畫，因此研究步驟上，大致包括國內外相關文獻蒐整、實驗所需耗材採購、金屬奈米粒子合成開發、陶瓷薄膜材料鍍製的成分與結構分析、整合性透明導電裝置在不同金屬奈米結構下之光學與電學特性分析、量測精進與實驗結果的數據分析，實驗結果技術報告的撰寫，形成一個完整的研究作為。

為實現本研究計畫記憶體儲能薄膜之製程開發與研究，在計畫成功機率與研究期程共同考量下，以金屬奈米材料化學製程技術，並參考國內外相關研究之重要文獻，結合實驗室現有製程設備，最後將完成一個陶瓷/奈米金屬/陶瓷堆疊的複合透明導電裝置，如圖一所示。



圖一、複合結構導電薄膜示意圖

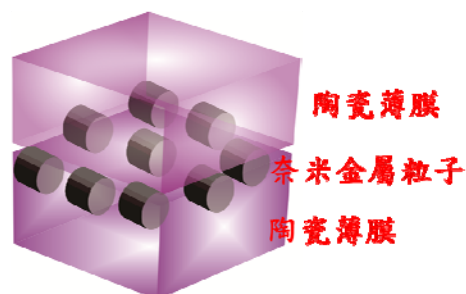
一、國內外研究現況

為迅速進行本研究，突破技術困境，針對前述問題，近年來

由於奈米科學的興起，也讓科學家關注投入新式透明導電層的開發契機，其中有關結合奈米金屬合成技術的複合導電薄膜製作，最成功顯著的例子為 2009 年愛爾蘭學者 Sukanta De 等人，在美國化學會 ACS NANO 期刊發表一篇有關利用奈米銀線與 ITO 形成新的導電層，其穿透率對波長 550 nm 可達 80%，並認為可用在軟性基板上[6]；2009 年韓國學者 KIM 等人在相同期刊上發表利用 ZnO/Ag nanowire/ZnO 的結構，亦具有良好的透光性(85%)與導電性($10 \Omega/\text{cm}^2$)[7]，並可應用在軟性太陽電池基板上方。這兩個重大的研究成果，象徵透明導電層開發上結合奈米科技確實是不錯解決方案。

二、複合導電薄膜構想

從前述兩件成功研究案例，其特點為採用氧化鋅或 ITO 導電薄膜，結合奈米銀線的三明治結構，此導電結構採用銀的奈米線層狀結構去取代傳統的銀薄膜，因此我們設想開發奈米銀顆粒的合成，將奈米銀線結構以不同尺寸奈米銀顆粒代替，如圖二，藉由引進薄膜表面官能化鋪排方式，形成均一緻密的奈米銀薄膜結構，以探討此複合薄膜的光學與電學特性。



圖二、本研究計畫構想複合結構導電薄膜示意圖

三、氧化鋅薄膜製程參數的開發

研究中所規劃的複合導電膜，需要結合陶瓷薄膜，選定氧化鋅材料主要原因亦為此薄膜可透過鋁元素的摻雜，改善導電性，也是目前廣泛使用在光電元件的薄膜材料，因此氧化鋅薄膜的開發則以濺鍍方式完成。因此有關本研究的方法分述如後：

執行本研究計畫方法採取實作驗證與歸納法，過程包含一般研究上相同之學術文獻收集與分析、實驗規劃與歸納結論。

a、文獻蒐整

有關本研究文獻蒐整主要以下三個方向主題進行：

- 1.氧化鋅薄膜製程技術
- 2.奈米銀合成技術
- 3.複合薄膜製程技術

隨時關注有關研究主題報導，可以使執行本研究不會重複相關研究者所犯的錯誤。

b、實驗規劃

為產出本研究樣品進行光學與電性量測分析，必須充分掌控薄膜製程厚度的參數與合成奈米銀粒子的特性，研究中規劃使用冷場發射式電子顯微鏡與元素能量分析儀、X-ray 晶相分析儀，雷射粒徑分析儀，四點探針量測系統與紫外-可見光光譜儀，分析和探討研究中材料不同特性。

c. 歸納結論

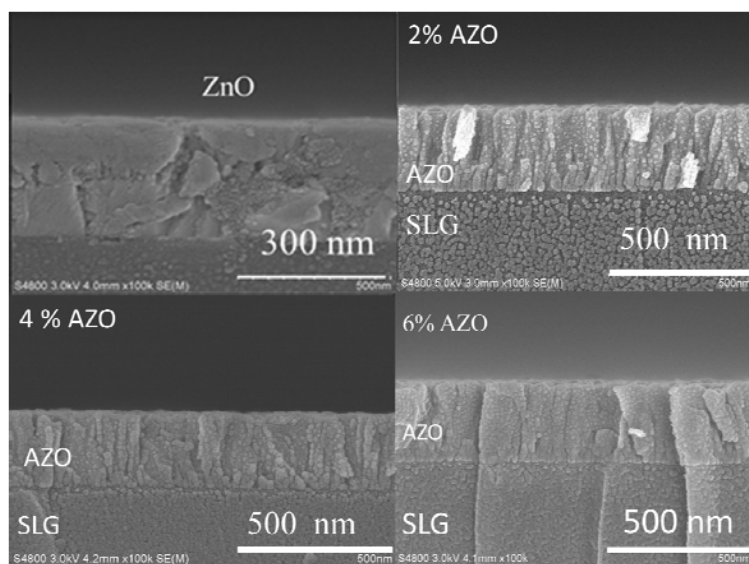
利用研究過程中所取得的各項製程參數與量測數據，針對不同膜厚規劃與金屬奈米粒子尺寸，取得一組製程與量測上的結構，實現必驗證相關特性。

參、主要發現與結論

本記憶體儲能薄膜之製程開發與研究有關的重要過程與成果分述如下：

一、氧化鋅薄膜與摻鋁氧化鋅薄膜的開發

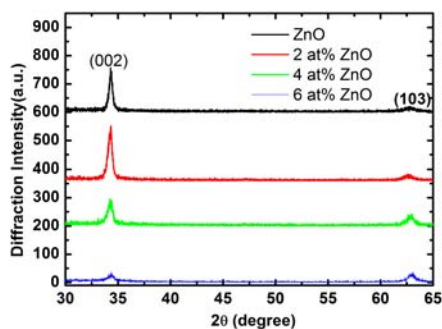
本研究以研究團隊所擁有電漿濺鍍(sputter)機台做為研究主題所需的薄膜製程開發，由於 ZnO 陶瓷薄膜雖然對可見光具有高穿透特性，但其導電性能不佳，因此在應用上常藉由鋁元素的摻雜，增加其導電特性，因此研究中開發出氧化鋅與摻鋁氧化鋅兩中薄膜，可做為最後元件在電性與光學的最終結構選擇。圖三為以電漿製程所開發出來的不同含鋁量氧化鋅薄膜的 SEM 圖，藉由此製程參數，可精確建立複合奈米結構薄膜所需要的製程厚度。



圖三、氧化鋅薄膜與摻鋁氧化鋅薄剖面 SEM 圖

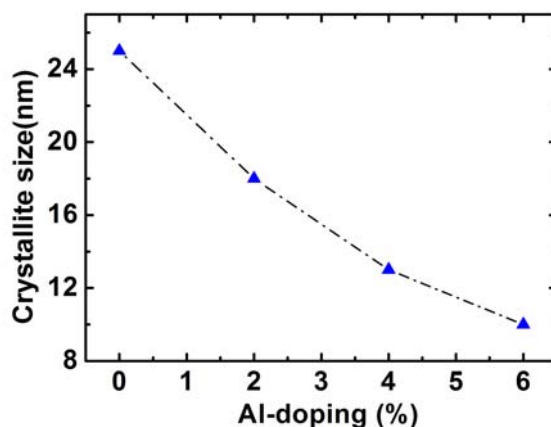
針對這個薄膜，可以透過 X-ray 繞射圖，再度確認每個製程下

氧化鋅薄膜所具有的鋁元素含量，圖四所示，氧化鋅薄膜中並無出現金屬鋁元素的峰值訊號，隨著鋁元素的含量增加，[002]繞射峰譜變寬。



圖四、氧化鋅不同摻鋁含量的 XRD 圖

依照 Debye-Scherrer's Equation:[8]，可由[002]峰值繞射角的全高半寬(Full width of half maximum, FWHM)計算，得到不同晶粒大小對摻雜濃度的變化，如下圖五。這個結晶品質的改變，這將對電子傳導有所改變，有一定程度影響。

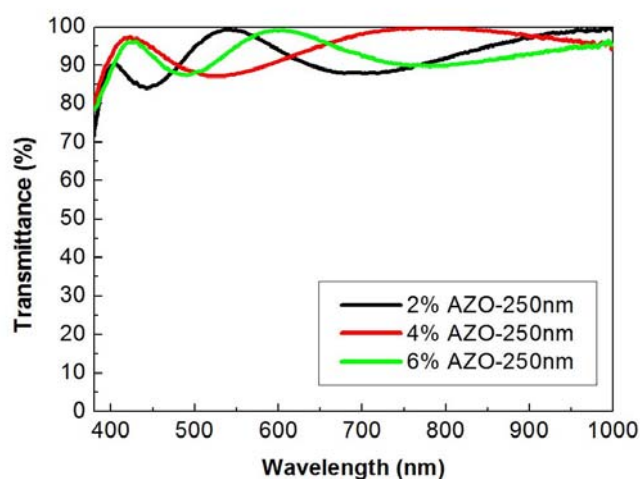


圖五、氧化鋅薄膜不同摻鋁濃度晶粒尺寸變化圖

藉由方程式[1]，可以由晶粒的改變大小，去推算氧化鋅薄膜因為摻鋁後，它的能隙的變化值。

$$\Delta E_g = \frac{h^2 \pi^2}{2R^2} \left\{ \frac{1}{m_e} + \frac{1}{m_h} \right\} - 1.786 \frac{e^2}{\epsilon R} - 0.248 E_{Ry}^* \quad (1)$$

其中 h 為縮減的普朗克常數 $h=1.0545 \times 10^{-34}$ J.sec， R 為晶粒的尺寸，為有效雷德堡能量 $=4.3 \times 10^{-39}$ J； ϵ 為 ZnO 的介電係數， m_e 與 m_h 為電子與電洞的有效質量，對照計算結果，能隙寬度變化並不十分明顯，這點可以從不同摻鋁氧化鋅的穿透光譜進得以驗證，如圖六。



圖六、不同摻鋁氧化鋅薄膜對波長 400~1000 nm 的穿透光譜

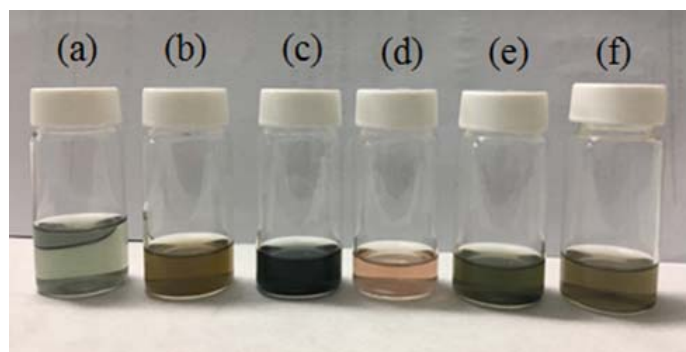
由 UV-VIS 光譜知，不同摻鋁氧化鋅薄膜對於波長在 400~1000 nm 仍具有高的穿透能力，是一個良好的複合導電材料考量。研究中再以 Hall-Effect 量測系統，量取三種靶材製程下不同厚度的載子濃度分布，經多次實驗發現以摻鋁含量為 4% 的氧化鋅靶，在製程在現性與薄膜的緻密度，較能符合本研究後面需開發的複合導電薄膜的基礎。

表一、不同摻鋁濃度氧化鋅薄膜在溫度 300K 的載子遷移率與載子濃度比較表

Room temperature 300K					
2% AZO		4% AZO		6% AZO	
Mobility (cm ² /Vs)	Concentration (/cm ²)	Mobility (cm ² /Vs)	Concentration (/cm ²)	Mobility (cm ² /Vs)	Concentration (/cm ²)
1.22×10^{-3}	-1.472×10^{17}	2.583×10^{-3}	-4.437×10^{17}	1.825×10^{-2}	-1.632×10^{17}
1.989×10^2	-1.149×10^{18}	2.64×10^{-2}	-1.346×10^{18}	2.966×10^2	-5.349×10^{16}
3.471×10	-4.962×10^{18}	8.606×10	-9.992×10^{17}	6.741×10^2	-4.302×10^{16}

二、奈米銀粒子製備合成

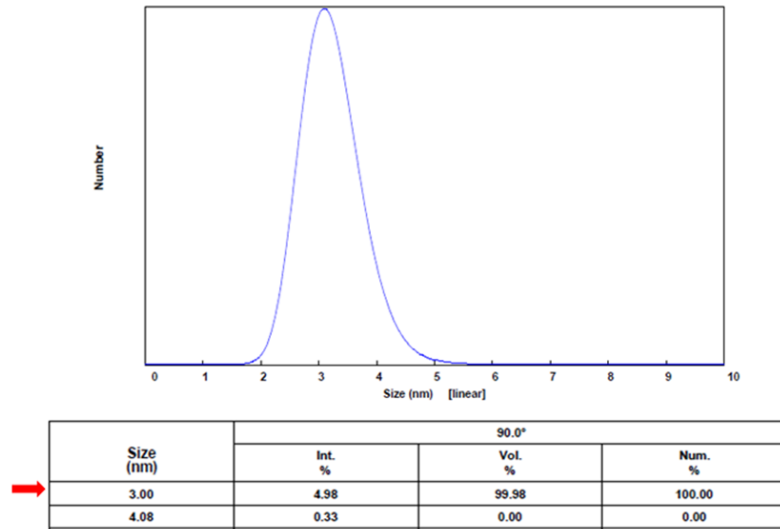
研究中為了獲得不同尺寸的奈米銀顆粒，參酌相關文獻報導與可行性評估，研究中以硼氫化鈉(NaBH₄)，做為還原劑，將硝酸銀(AgNO₃)溶液中銀離子析出於無水酒精溶液中，藉由調整不同反應溶液的體積，透過高速離心機(9000 rpm)的純化清洗，可將未經反應的殘留化學物質予以排除，最後即可獲得不同尺寸的奈米銀(a)~(f)五種顆粒分散於無水酒精，如圖七所示。



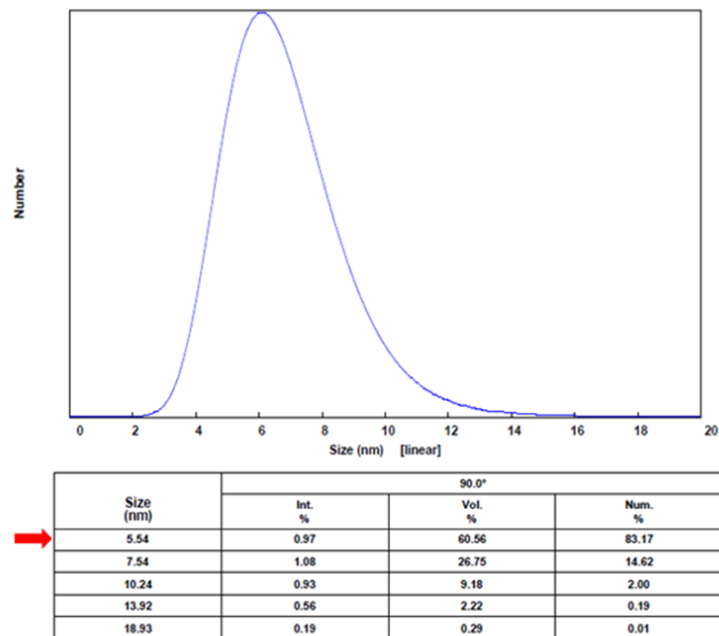
圖七、以硼氫化鈉還原法所製備的不同尺寸奈米銀顆粒溶液

由圖七得知，不同奈米銀顆粒表現出不同的顏色，進一步透

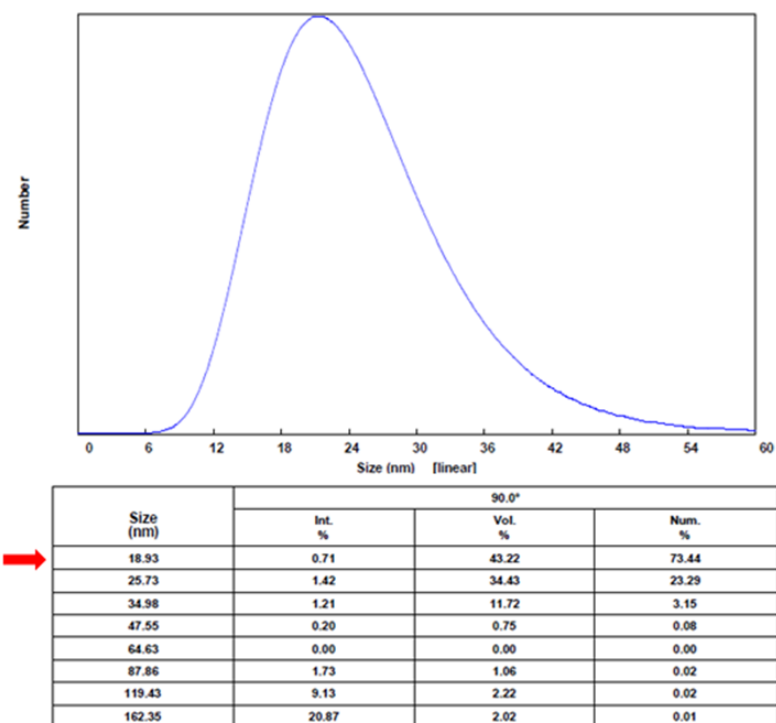
過奈米粒徑分析儀分析，得知不同反應參數下的銀顆粒平均尺寸。



圖八、以雷射粒徑分析儀測得化學合成樣品中(a)溶液的無水酒精溶液奈米銀顆粒的粒徑分布約為 3 nm

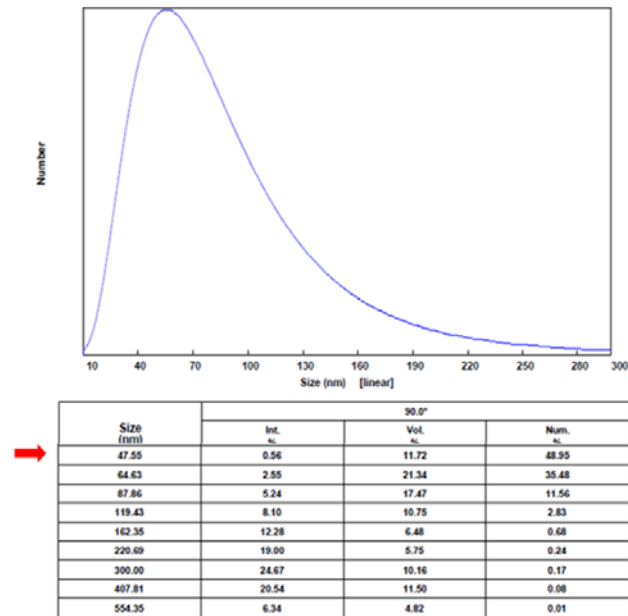


圖九、以雷射粒徑分析儀測得化學合成樣品中(b)溶液無水酒精溶液奈米銀顆粒的粒徑分布約為 6 nm



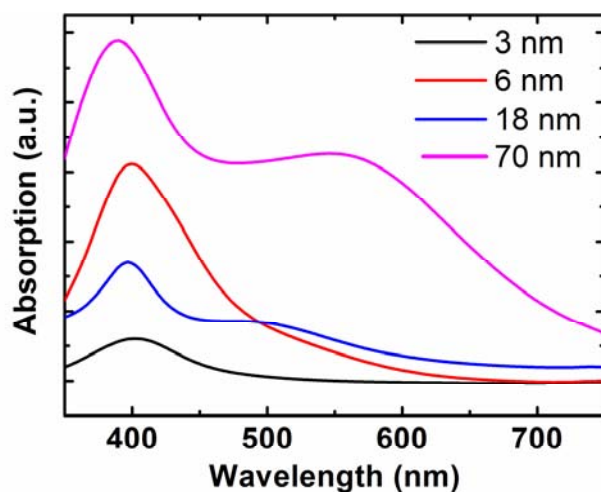
圖十、以雷射粒徑分析儀測得化學合成樣品中(c)溶液無水酒精溶液奈米銀顆粒的粒徑分布約為 18 nm

研究顯示，由於不一樣的有機溶劑，具備不一樣的化學官能基，若將奈米銀粒子，分散在不同的有機溶液，可促使原先還原法製備的奈米銀顆粒產生二次聚集的現象發生，溶液(f)為所純化的奈銀米顆粒溶於丙酮溶液中，經雷射粒徑分析，其粒徑大約可達 70 nm。



圖十一、以雷射粒徑分析儀測得化學合成樣品中(f)溶液無水酒精溶液奈米銀顆粒的粒徑分布約為 70 nm

由於本複合導電薄膜開發，除側重在元件的導電性，對於其光學的穿透性亦為一項重要指標，為避免奈米銀粒子對光學的吸收影響，研究中透過紫外-可見光(UV-VIS)光譜儀，先進行光學量測分析，由圖十二所示，量測結果發現，對於奈米顆粒變大，其光學吸收值變大，若研究中複合薄膜採用此種規格的銀粒子，其可見光波段的過大光學吸收值，推論上將造成複合薄膜的光學穿透降低。從可見光光譜儀量測的結果發現，粒徑 3nm 奈米銀在波長 400 nm 有較低的吸收，粒徑 78 nm 奈米銀在波長 500~600 nm 均可見吸收值明顯的提升。因此在光學吸收與奈米銀尺寸的合考量下，研究中我們採用合成的粒徑 18 nm 的奈米銀粒子，做為複合奈米薄膜的開發。



圖十二、不同尺寸奈米銀顆粒的吸收光譜圖

三、複合導電薄膜裝置構想

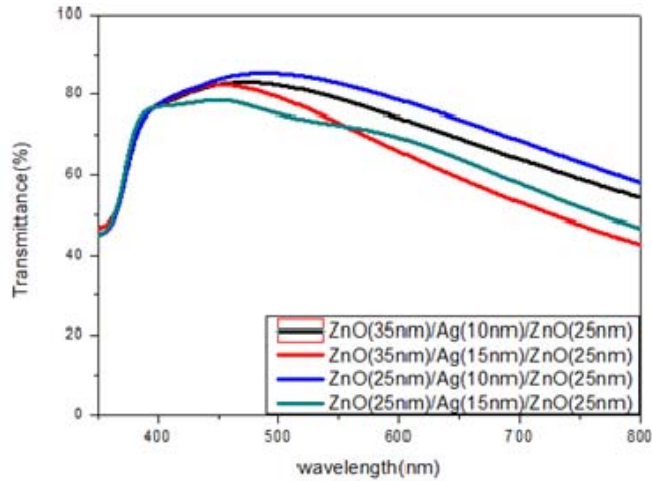
本研究所欲開發的複合導電薄膜裝置，係以陶瓷薄膜(A)/金屬/陶瓷薄膜(B)的三明治結構為核心構想，如圖十三所示，此結構之特點，可以較薄之薄膜厚度與銀奈米粒子複合的結合，實現低成本、高穿透與低電導的薄膜裝置，研究中以本研究計畫需針對波長 550 nm 具有 70% 穿透率、片電阻低於 $15 \Omega/\text{cm}^2$ ，因此分別針對不同厚度的單一陶瓷薄膜(A)與陶瓷薄膜(B)進行厚度堆疊分析。

為使所開發之複合薄膜裝置具有參考標準，研究中，先鍍製兩種不同厚度的氧化鋅與濃度 4 at.% 摻鋁氧化鋅薄膜做為參考，分別測量其光學與電學特性，如表二所示。

表二 不同薄膜厚鍍氧化鋅與摻鋁氧化鋅的薄膜特性

Thickness	波長 550 nm 穿透率(%)	$R_s(\Omega/\text{cm}^2)$
ZnO(60nm)	80.47	不導電
AZO(72nm)	78.91	47.586

為驗證複合材料薄膜裝置的光學與電學特性，研究中將陶瓷薄膜(A)與陶瓷薄膜(B)中間加入一層不同厚度的金屬鋁，量測不同參數下的三明治複合薄膜裝置，其量測結果如圖十三與表三所示。



圖十三、不同厚度複合薄膜透光譜圖

圖十三中，當銀膜厚度控制在 20nm 以下時，整體的複合導電薄膜的光學穿透值並未顯著下降，這個量測結果，足以做為以相同尺寸奈米銀粒子結合在複合薄膜中的努力方針。

表三不同氧化鋅/銀膜/氧化鋅複合裝置的薄膜光學與電學量測特性

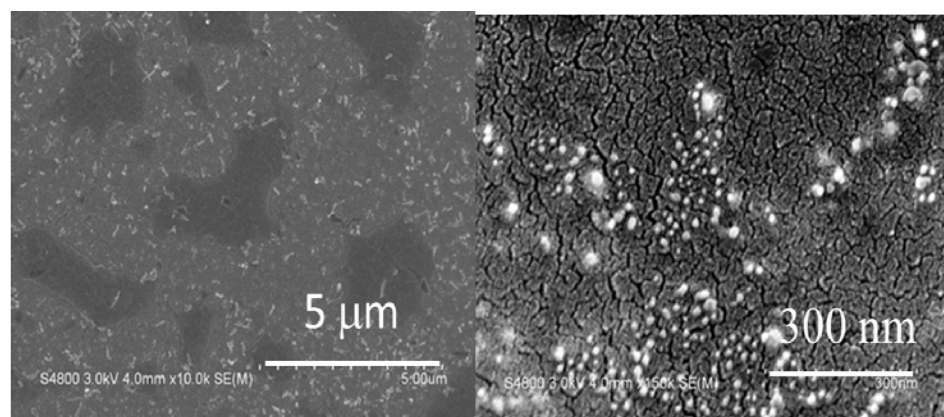
Sandwiched layers	$T_{550}(\%)$	$R_s(\Omega/\text{sq})$
ZnO(25nm)/Ag(10nm)/ZnO(25nm)	82.7322	11.2937
ZnO(25nm)/Ag(15nm)/ZnO(25nm)	72.3344	2.8756
ZnO(35nm)/Ag(10nm)/ZnO(25nm)	78.9175	7.3480
ZnO(35nm)/Ag(15nm)/ZnO(25nm)	72.8873	5.0156
AZO(36nm)/Ag(10nm)/AZO(36nm)	84.4201	6.263
AZO(36nm)/Ag(15nm)/AZO(36nm)	74.7352	3.669

*註:此處銀膜係以電漿濺鍍方式鍍製

同時由表三得知，中間銀膜的厚度不超過 10~20 nm，上下層氧化鋅或摻鋁氧化鋅薄膜厚度控制在 25~35 nm，真空薄膜濺鍍製程可以實現本研究所需的光學與電性規格，因此開發尺寸 15~20 nm 奈米銀粒子，可以有效應用於此結構。

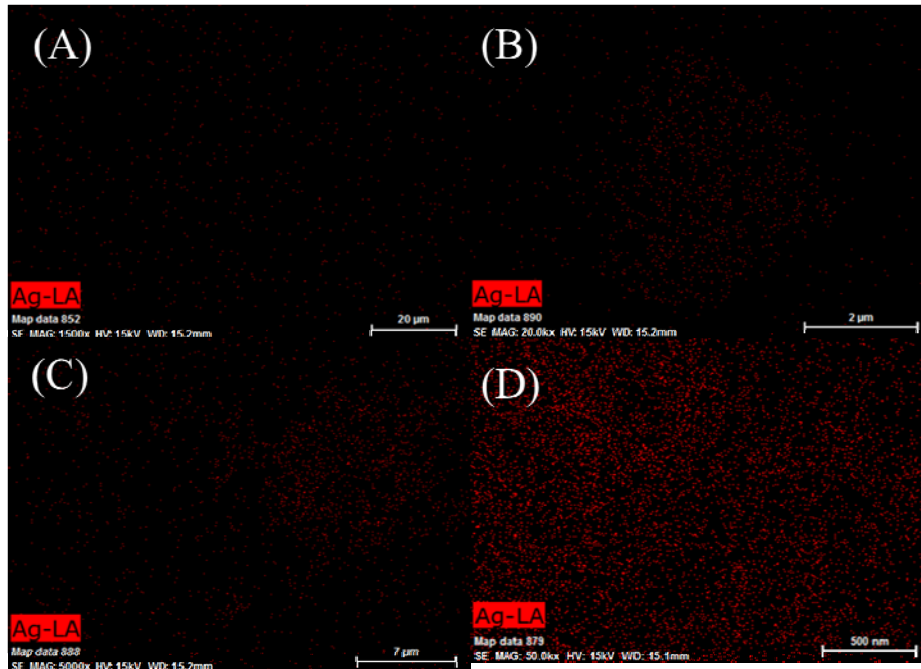
四、奈米銀粒子薄膜於氧化鋅薄膜表面開發

為使奈米銀粒子均勻鋪排於氧化鋅薄膜上方，研究中透過特殊化學表面矽烷偶聯劑(3-氨基丙基)三乙氧基矽烷(ATPES)，使氧化鋅薄膜表面可以產生官能化，這個官能化，可以促使奈米銀粒子被吸附於表面，隨著奈米銀粒子的濃度增加，當形成緻密結構時，即能取代以濺鍍方式製作的銀薄膜，圖十四為不同處理參數下，奈米銀粒子鋪排於氧化鋅薄膜上方的元素分布影像圖，隨著濃度提升，其奈米銀顆粒覆蓋面積越緻密，圖十四為 18 nm 奈米銀粒子鋪排於經 ATPES 官能化後氧化鋅與摻鋁氧化鋅的薄膜表面 SEM 俯視圖，SEM 圖中仍可見部分團聚之奈米銀顆粒。



圖十四、奈米銀顆粒鋪排於氧化鋅(左)與摻鋁氧化鋅(右)的 SEM 俯視圖

以元素分析儀(EDS)進一步分析奈米銀顆粒的分布，可以發現，當濃度越高的奈米銀顆粒越容易緻密鋪排於薄膜表面，如圖十五。紅色所示即為奈米銀顆粒分佈於氧化鋅薄膜表面。



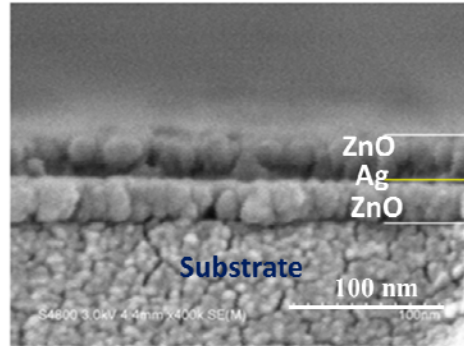
圖十五、以不同濃度奈米銀顆粒溶液鋪排奈米銀粒子於經 APTES 官能化之氧化鋅薄膜表面(A) 2%, (B)5%, (c)15%及(D)25%

五、奈米銀粒子整合於複合導電薄膜裝置

為實現研究計畫中的構想結構，以薄膜製程參數先分別於玻璃基板上方鍍製厚度為 25 nm 的氧化鋅薄膜與厚度 36 nm 的摻鋁氧化鋅薄膜，而後將薄膜表面經過 APTES 塗佈於薄膜表面，以提升奈米銀顆粒的附著與均勻分布，再將濃度 20% 粒徑 18 nm 的奈米銀粒子鋪排於上方，並以低功率大氣氮電漿清潔表面，最後再分別鍍上厚度相同的氧化鋅與摻鋁氧化鋅薄膜，即完成複合薄膜結構。

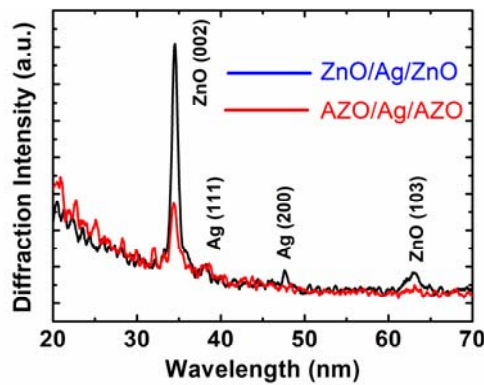
針對研究所製作的樣品，進一步分析並量測最終效能，圖十六為複合薄膜結構的剖面 SEM 圖。由 SEM 圖中很明顯看出，由於奈

米銀粒子被夾層於兩個薄膜之間，並無法以一層完整薄膜之型態呈現。



圖十六、 ZnO/Ag particle/ZnO 複合薄膜裝置剖面 SEM 圖

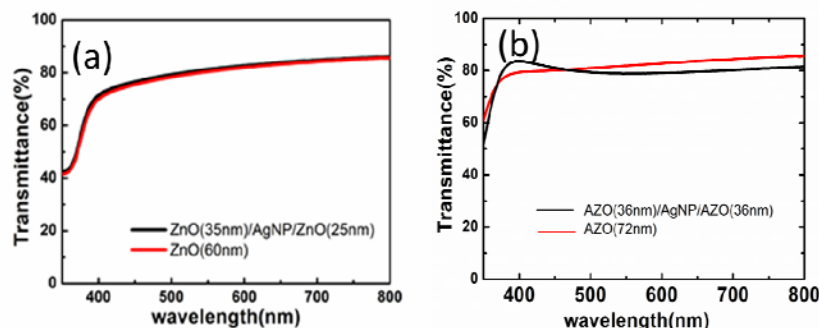
進一步分析整體複合薄膜結構，以 X-ray 繞射儀器探討，可以發現，本複合奈米結構 XRD 圖中仍具有小量的金屬銀的繞射峰譜訊號，證明銀奈米粒子確實已涵蓋於雙層三明治結構中，如圖十七所示。



圖十七、 ZnO/Ag particle/ZnO 複合薄膜裝置 XRD 圖

最後將複合薄膜結構與單一相同厚度的氧化鋅與摻鋁氧化鋅比較其光學與電學特性，研究發現，其穿透光譜對相同厚度之氧化鋅薄膜(60 nm)並沒有明顯改變，在波長 550 nm 處，仍可維持 80% 穿透率；同理對於相同厚度摻鋁氧化鋅薄膜(72 nm)，其穿透光譜的比

較，在可見光 400~700 nm 波段，雖然較單一摻鋁氧化鋅薄膜穿透率較低，但其值仍可維持在波長 550 nm 時 78% 高穿透值。



圖十八、複合薄膜導電結構對相同厚度單一氧化鋅與摻鋁氧化鋅透光譜的比較圖

最後再以四點探針量測系統，量測元件的片電阻值，研究發現原先氧化鋅薄膜其電阻值，經複合薄膜結構概念引進，其對相同厚度 Zn 薄膜其片電阻可從不導電變為 $R_s < 9.1 \Omega/\text{cm}^2$ ；同時也可讓相同厚度 AZO 薄膜，經引進奈米銀粒子夾層使其片電阻從 $46.5 \Omega/\text{cm}^2$ 下降到 $7.2 \Omega/\text{cm}^2$ 。實現陶瓷薄膜與金屬奈米薄膜的複合導電裝置，我們認為較為合理的解釋為，由於薄膜厚度降低，奈米金屬本身與介電材料的介面產生的局部電磁共振耦合現象，提供電子於陶瓷薄膜傳輸上順利穿越，因此有效降低整體片電阻值。

表四 不同薄膜結構光學與電學特性量測比較

結構	波長 550 nm 穿透率	片電阻 Ω/cm^2
60 nm 厚 ZnO 薄膜	80 %	無(未導電)
ZnO(35nm/Ag NPs/ZnO 25nm)	79 %	9.1
72 nm 厚摻鋁 AZO 薄膜	78 %	46.5
AZO(36nm/Ag NPs/AZO 36nm)	77 %	7.2

肆、參考文獻

1. Qi Qin Jie Tao Yan Yang Xiang Dong, “In situ oxidative polymerization of polyaniline counter electrode on ITO conductive glass substrate,” *Polymer Engineering and Science*, 51 (2011)
2. S Ju Lee, E Ji Lee, IK Kang, SY Park “Fabrication and Performance of Flexible OLEDs with AGZO/Ag/AGZO Multilayer Anode on Polyethersulfone Film,” *Crystals and Liquid*, 550, (2011)
3. J Lei, W Liang, CJ Brumlik, CR Martin, “A new interfacial polymerization method for forming metal/conductive polymer Schottky barriers,” *Synthetic metals* (1992)
4. M Gruenewald, LK Schirra, P Winget, “Integer Charge Transfer and Hybridization at an Organic Semiconductor/Conductive Oxide Interface,” *J. Phys. Chem. C*, 119 (9), 4865–4873 (2015)
5. S Song, V Mannari, “Light-colored compound conductive coatings based on CuI: Effect of volume fraction of CuI on morphology and electrical conductivity, *Progress in Organic Coatings*” 68, 208-213 (2010)
6. Sukanta De, Thomas M. Higgins, Philip E. Lyons, Evelyn M. Doherty, Peter N. Nirmalraj, Werner J. Blau, John J. Boland, and Jonathan N. Coleman, “Silver Nanowire Networks as Flexible, Transparent, Conducting Films: Extremely High DC to Optical Conductivity Ratio” *ACS NANO*, 3, 1767–1774, (2009)
7. Areum Kim, Yulim Won, Kyoohye Woo, Chul-Hong Kim, and Jooho Moon “Highly Transparent Low Resistance ZnO/Ag Nanowire/ZnO Composite Electrode for Thin Film Solar Cells, *ACS NANO* 1081–1091 (2013)
8. Yang Wang, N. Herron, Nanometer-sized semiconductor clusters:

materials synthesis, quantum size effects, and photophysical properties,
J. Phys. Chem. 525–532 (1995)