

行政院原子能委員會
委託研究計畫研究報告

電子卡片元件老化和可靠度評估(III)

**Evaluation of aging and reliability of electronic devices in printed
circuit board (III)**

計畫編號：1012001INER012

受委託機關(構)：清華大學工程與系統學系

計畫主持人：張廖貴術

聯絡電話：03-5742674

E-mail address：lkschang@ess.nthu.edu.tw

核研所聯絡人員：徐耀東

報告日期：101年11月29日

目 錄.....	I
圖表目錄.....	II
中文摘要.....	1
英文摘要.....	2
壹、計畫緣起與目的.....	3
一、核能電廠安全要求.....	3
二、電子卡片的老化.....	3
三、國際上的重要性.....	5
四、輻射效應.....	6
五、研究目的.....	9
貳、研究方法與過程.....	10
一、固態邏輯控制介面系統.....	10
(一)Introduction.....	10
(二)操作說明.....	10
(三)操作說明原理.....	10
(四)邏輯板.....	11
二、AUXILIARY LOGIC MODULE(ALM).....	13
(一)資料分析.....	13
(二)CMOS 元件功能分析.....	13
(三)實驗設備與材料.....	18
(四)實驗量測步驟.....	18
三、游離輻射照射條件.....	19
參、主要發現與結論.....	22
一、輻射總劑量造成電子元件電性上之變化.....	22
二、不同劑量率對電子元件之輻射照射效應.....	25
三、結論.....	28
肆、參考文獻.....	30

圖表目錄

圖 1	MOS 半導體元件在製程完成後之陷阱與電荷分布.....	7
圖 2	MOS 半導體元件受輻射效應影響之能帶變化.....	8
圖 3	訊號處理指示.....	11
圖 4	SSILS 中常見電子卡.....	12
圖 5	Auxiliary Logic Module(ALM) 實體照.....	13
圖 6	Functional diagram & Pin configuration.....	14
圖 7	Inverting Schmitt Trigger Circuit.....	14
圖 8	反相施密特觸發電路之轉移特性曲線.....	15
圖 9	Input & output waveforms.....	16
圖 10	電壓轉換曲線.....	17
圖 11	傳遞延遲時間示意圖.....	18
圖 12	Actual Waveforms (Input waveform :yellow , Output waveform :blue).....	19
圖 13	輻射照射前後 Hex inverting Schmitt Trigger 的輸入電壓對應輸出電壓之電壓轉換關係圖.....	22
圖 14	Hex inverting Schmitt Trigger 的上下臨界電壓對應所遭受之輻射劑量圖.....	23
圖 15	Hex inverting Schmitt Trigger 輸出的高低電壓準位對應所遭受之輻射劑量圖.....	24
圖 16	Hex inverting Schmitt Trigger 的傳導延遲時間對應所遭受之輻射劑量圖.....	24
圖 17	Hex inverting Schmitt Trigger 的靜態消耗電流值對應所遭受之輻射劑量圖.....	25
圖 18	Hex inverting Schmitt Trigger 的上下臨界電壓的變化量對應 155.5 krad/h、270.3 krad/h 與 320.7 krad/h 輻射劑量率關係圖.....	26
圖 19	Hex inverting Schmitt Trigger 的上下臨界電壓的變化量對應 13.6 krad/h、33.4 krad/h 與 53.3 krad/h 輻射劑量率關係圖.....	27
圖 20	Hex inverting Schmitt Trigger 的 tPLH 傳導延遲時間之變化量對應 13.6 krad/h、33.4 krad/h 與 53.3 krad/h 輻射劑量率關係圖.....	28
表 1	實驗設備與材料.....	18
表 2	累積輻射劑量之範圍涵蓋約從 3 krad~3 Mrad 之照射條件....	20
表 3	不同的劑量率照射元件以累積相同總劑量之照射條件.....	21

中文摘要

由於儀電系統電子卡片引起之急停大約佔全部急停之15%，核能電廠儀電系統電子卡片的老化劣化評估是很重要的研究課題。本計畫已完成核能電廠使用重要儀電系統之電子卡片，探討並建立其老化評估的方法及設備。本研究計畫之主要目的，係就核三廠固態邏輯介面控制系統之 Auxiliary Logic Module(ALM)電子卡片的關鍵元件 Hex inverting Schmitt Trigger，進行抗輻射實驗和可靠度評估。本計畫完成國內核能電廠電子卡片老化劣化資料之蒐集，抗輻射實驗方法之建立，元件可靠度評估等，期望增進核能電廠營運安全。

關鍵詞：核能電廠、電子卡片、元件、老化、劣化

Abstract

Since the reactor trips caused by the printed circuit boards of electrical instrument systems are about 15% in all reactor trips, the assessment of aging and degradation effects on printed circuit boards of the instrumental system in a nuclear power plant (NPP) is a very important research topic. The study and set-up of the assessment procedures and facility for the printed circuit boards of the key instrumental system used in a nuclear power plant were performed in this project. The main aim of this project is to carry out the radiation hardness test and reliability assessment for Hex inverting Schmitt Trigger in Auxiliary Logic Module (ALM) of SSILS in Maanshan NPP. Some major tasks have been completed such as, the survey of printed circuit boards of the instrumental system used in a NPP, the set-up of radiation hardness test, the assessment of reliability for the key devices, which may improve the safety of operation in a NPP.

keywords: nuclear power plant, electronic card, device, aging, degradation

壹、計畫緣起與目的

一、核能電廠安全要求

根據美國核能電廠操作研究所之調查(Institute of Nuclear Plant Operation, INPO)，對儀電系統電路卡片引起急停之調查，結果顯示於 2008 年共有 6 次，約佔全部 48 次急停的 13%；於 2007 年共有 8 次，約佔全部 51 次急停的 16%。由於儀電系統電路卡片所引起之急停，於 2005 ~ 2007 年共有 32 次，大約佔 15%。因此，核能電廠控制系統電子卡片的零組件老化劣化問題，是很重要的研究課題。核能電廠因為儀控電子卡片的故障或誤動作，可能造成電廠工作人員的困擾以及電廠營運上的損失，甚至發生電廠非預期性的跳機。國內現有的核能電廠皆已運作多年，許多控制系統電子卡片的零組件已有老化現象，因而若引起系統異常及故障事件，對電廠正常營運影響很大。因此，如何找出有效的對策，預防電子卡片故障之產生，降低其故障率，進而增進核電廠控制系統的可靠度為一項重要之研究課題。

二、電子卡片的老化

電子卡片經過長期使用後，其功能特性表現即容易出現衰變的現象，此乃受制於其使用環境因素對電子卡片特性產生老化的影響。為掌握電子卡片使用的可靠度，就必須要了解造成電子卡片特性老化的限制因素，並進而尋求預防改善之道。從文獻的報導中得知，電子卡片的可靠度常由電子元件所決定。而電子元件的可靠度被定義為該電子元件得以滿足其原先設計功能的能力，並常以可供使用的年數予以表示。又與可靠度相

關的失效現象常被發現來自於內在應力與外在應力的影響所產生的失效機制(failure mechanism)括號空格，這些失效機制常常造成電子元件的損壞，以至於發生電子元件起使電壓漂移(threshold voltage shift)，大漏電流(leakage current)，過度時間延遲(time delay)，或雜訊過大(noise)等現象，這些現象之組合也是間接或直接造成電子卡片特性產生老化的主因。

雖然電子零組件的種類相當多，其構成材料亦有所不同，但經過長時間使用後，受到各種不同應力的影響常造成該元件的組成產生變化，形成所謂的「質變」現象，此時若繼續加以使用則更容易受到來自於工作環境溫度及濕度的影響，加速其質變速度，最終造成電子零組件特性功能失效的結果。因此，調整變化電子零組件工作環境溫度及濕度的方法，常被一般的電子零組件製造廠商利用於早期篩選淘汰已具潛在質變的不良品，藉以提昇電子零組件產品使用的可靠度。另一方面，電子卡片電路設計的缺失亦為常見的電子卡片失效的主要肇因。然而在平常的工作環境中，前述肇因所產生的失效現象不易被查覺，唯有在工作環境產生變化時，電子卡片老化與電路設計缺失造成的失效現象才會逐一浮現。

在核電廠電子卡片預知維護技術中，為及早發掘電子卡片失效的潛在肇因，防範電子卡片失效的產生，一般除了進行加速電子卡片老化實驗外，同時也發展運用變化環境溫度與電子卡片量測相結合的測試方法，並驗證其為電子卡片預知維護的可行性。

應用於核能電廠安全相關系統之重要電子卡片組件，係用

以保護、控制反應爐或安全相關設備，以防止事故發生，因此此類組件特性對核能電廠運轉安全影響深遠。由於核能電廠儀電電子卡片組件在安裝期間，會經歷許多老化環境，包括溫度、濕度和輻射環境等等，這些老化環境將導致儀電組件之電氣特性或材料之物理特性隨著時間而劣化，進而影響電子卡片安全功能。

過去經驗顯示，儀電電子卡片組件的老化使得許多安全相關系統之運轉與維護面臨極大的困境。由於安全相關系統在確保核能電廠運轉安全和效益上，佔有重要地位，因此電子卡片組件老化問題的解決已變得日益迫切。

三、國際上的重要性

國際原子能總署(International Atomic Energy Agency, IAEA)之儀電工作小組曾於1998年在維也納召開研討會，初步確立核能電廠儀電組件老化管理導則，並選擇感測器、電纜及接頭、電驛、電子元件等四項，作為探討對象，闡述其老化機制、發展中的測試與評估方法，以及老化管理相關技術和策略，以期降低儀電組件老化帶來的威脅。

目前國內運轉中之核能電廠，其安全相關儀電組件維護均面臨著老化與淘汰兩項根本問題。一般而言，老化係因儀電組件之物理特性隨時間改變，而淘汰係因儀電組件之原始製造商已不生產且無法提供備品及後續維修服務。依據我國核能管制法規規定，這些安全相關儀電組件必須依據美國聯邦法規10CFR50 附錄 B 品保要求製造，並通過嚴謹驗證程序後才能使用。

四、輻射效應

由於國外曾發生三哩島與車諾比等核能事故，無論國內外對於核能電廠而言，輻射這個議題一直是受到整個社會所重視，尤其是近期的日本福島事故，事故的發生突顯出輻射安全之重要性，輻射除了對民眾健康影響外，輻射對電子元件特性的影響是相當大，因此當事故發生時的高輻射強度將會影響整個電子儀控系統對核能電廠之控制。

隨著半導體電子元件之製程快速發展，以半導體元件為輻射之偵檢器早已應用在輻射監測上，主要也是因為半導體元件受到輻射照射後，其特性上的變化相當的敏感，其中以金氧半場效電晶體(MOSFET)作為輻射劑量計早已有許多研究報告提及，而近年來半導體工業之蓬勃發展，電子元件的品質都相當穩定，而且在價格上便宜，因此利用 MOSFET 來量測輻射劑量具有相當準確性的優點，從過往之文獻指出，MOSFET 經由輻射照射後，因為輻射產生的氧化層陷阱電荷(Qot)以及界面陷阱電荷(Qit)導致，其汲極電流(drain current, Id)會減小，且汲極電流的減少量會隨著劑量的增加而增加。MOSFET 輻射照射後的再現性(reproducibility)很好。

本研究主要在於分析核三廠 SSILS-ALM 電子卡片關鍵 CMOS 元件(Hex inverting Schmitt Trigger & Hex Inverter)經輻射照射之後之效應。首先我們先了解金氧半導體(MOS)元件的輻射效應機制，其主要之機制為控制二氧化矽氧化層(SiO₂)與二氧化矽與矽基板之介面層(SiO₂-Si)之電荷效應。

金氧半導體元件在製造過程中主要會形成四種不同的電

荷，如圖 1，分別為氧化層固定電荷(fixed oxide charge)、氧化層可移動電荷(mobile oxide charge)、氧化層陷阱電荷(oxide trapped charge)、界面陷阱電荷(interface trapped charge)。上述電荷的產生主要為因製程上其氧化過程中導致缺陷，晶體結構缺陷，晶體不純度等。

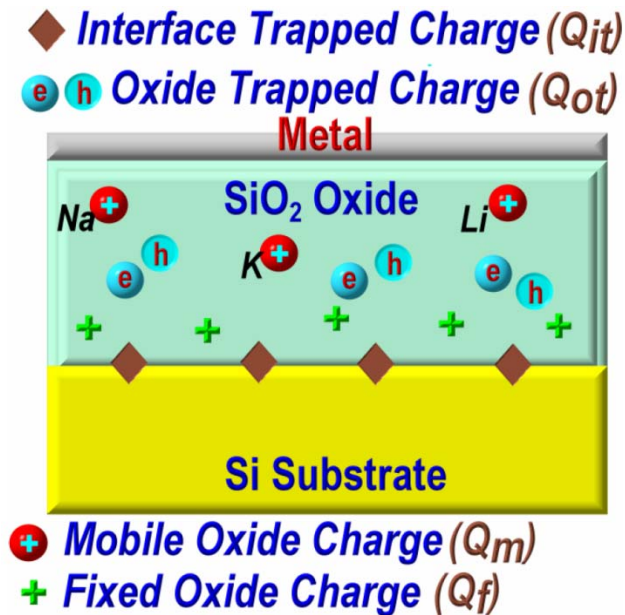


圖 1 MOS 半導體元件在製程完成後之陷阱與電荷分布圖

此外在各種文獻上已能夠驗證金氧半導體元件受到輻射照射之後的效應，游離輻射會使元件內部的原子之間的鍵結 Si-O、Si-H、Si-O-H、Si-O-Si 束縛鍵斷裂，而形成新增加的氧化層陷阱電荷(oxide trapped charge)、界面陷阱電荷(interface trapped charge)。其過程詳述如下，以 NMOSFET 為例，在游離輻射照射後，由於具有能量的輻射光子將能量轉移，在閘極下方的二氧化矽氧化層(silicon oxide)形成了電子電洞對，而矽氧化層上的電子將向閘極移動，因電子的遷移速度快，故很快會移動完成，但是電洞之遷移速度比電子慢很多，將朝著二氧化

矽與矽基板之界面以跳躍式的移動，造成了電洞移動之陷阱 (trap)，並且在二氧化矽氧化層靠近二氧化矽與矽基板之界面之間形成固定帶正電之陷阱電荷，而負電子在半導體界面形成，圖 2 為其過程的示意圖。

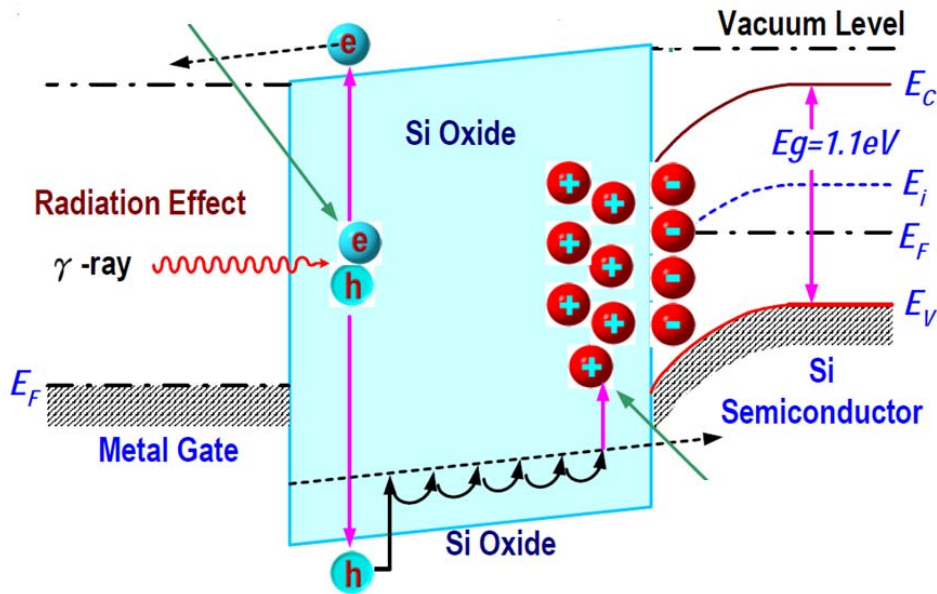


圖 2 MOS 半導體元件受輻射效應影響之能帶變化圖

將此電荷定義為 Q_{ot} : oxide trapped charge、 Q_{it} : interface trapped charge，與其臨界電壓 Threshold Voltage(V_{th})關係式如下

$$V_{th} = \phi_{ms} - \frac{Q_i}{C_i} - \frac{Q_{ox}}{C_i} \frac{x}{d} - \frac{Q_d}{C_i} + 2\phi_F$$

因此元件在游離輻射照射後，導致 oxide trapped charge 及 interface trapped charge 的量增加，這種電荷的效應造成了臨界電壓(threshold voltage)的漂移，此影響的效應與所受到整體輻射劑量成一合理之線性測量比例，此即為金氧半導體與輻射效應之重要研究機制。因此基本上可應用上述之功能機制，利用

金氧半場效電晶體直接接受輻射照射，以臨界電壓之偏移量，來表示所遭受之輻射劑量。同樣地會對於 CMOS 元件來探討其電性飄移與對應之輻射劑量。

五、研究目的

核能電廠因為儀控電子卡片的故障或誤動作，可能造成電廠工作人員的困擾以及電廠營運上的損失，甚至發生電廠非預期性的跳機。國內現有的核能電廠皆已運作多年，許多控制系統電子卡片的零組件已有老化現象，因而若引起系統異常及故障事件，對電廠正常營運影響很大。由於核能電廠儀電電子卡片組件在使用期間，會經歷許多老化環境，包括溫度、濕度和輻射環境等等，這些老化環境將導致儀電組件之電氣特性或材料之物理特性隨著時間而劣化，進而影響電子卡片安全功能。

本研究計畫之主要目的，係就核三廠固態邏輯介面控制系統之 Auxiliary Logic Module 電子卡片的 CMOS 關鍵元件 Hex inverting Schmitt Trigger 與 Hex Inverter，分析輻射照射後元件特性之變化。除了檢測關鍵元件的抗輻射(radiation hard)能力，並量測元件特性偏移對應所受輻射劑量之關係，建立相關的輻射效應資料，反之也能夠將關鍵 CMOS 元件做為輻射偵檢器使用，應用在輻射監測上。輻射實驗相關數據能可供電廠參考，能夠增加電子卡片系統安全，並預防電子卡片故障之產生，降低其故障率，進而增進核電廠控制系統的可靠度，以預防發生電廠非預期性的跳機，對電廠安全與營運有很大效益。

貳、研究方法與過程

本計畫針對固態邏輯介面控制系統中 Auxiliary Logic Module(ALM) 電子卡片之關鍵元件 Hex inverting Schmitt Trigger 與 Hex Inverter，進行輻射效應探討之研究。

一、Solid State Interposing Logic System 固態邏輯控制介面系統

敘述固態邏輯控制介面系統、操作說明、原理以及相關組成。

(一) Introduction

固態邏輯控制介面系統(SSILS)是一種控制系統，作為發電廠中所有程序設備的遙控之用。它除了做為控制程序設備狀態(status)的指示(on or off)，同時還包括不正常操作的指示。在 SSILS 中包含了一系列耐震的邏輯控制櫃及有關的遙控開關。同時 SSILS 的結構是由一組三個櫃所組成，包含了兩個邏輯櫃與一個端接櫃。

(二)操作說明

固態邏輯控制介面系統(SSILS)的操作，以及隨後動作的電廠流程設備，是由在主控制室的控制開關來執行。有一些控制開關位於遙控制站。這些控制開關裝在控制盤上。開關上的指示燈，使操作員對全廠流程設備的使用狀況瞭若指掌。按鈕開關執行流程設備的受電/失電操作。

(三)操作說明原理

SSILS 控制和監視設備的操作。控制/監視設備包括一連串的邏輯櫃，在主控制室的指示型按鈕，包括操作開關和指

示燈，作為電廠的控制與指示。當控制開關按下時，一個接地訊號送到對應的控制緩衝器。控制緩衝器實際上就是光電隔離器，用以防止控制線上的雜訊影響到控制迴路。控制緩衝器輸出到邏輯板以執行模板所決定的命令，假如邏輯模式已決定，而且所選定的設備操作需求條件達到，邏輯板將有輸出通過到達端接端中的電驛。現場緩衝模板也包含光電隔離器，以隔離邏輯板和電驛迴路雜訊。

對從現場來的狀態信號，經由端接櫃內的終端板，在經由現場緩衝器中光電隔離器，到達邏輯模板。經過邏輯模板處理再將狀態信號，通過控制緩衝器板，送到相關的指示型控制開關，如圖 3 所示。

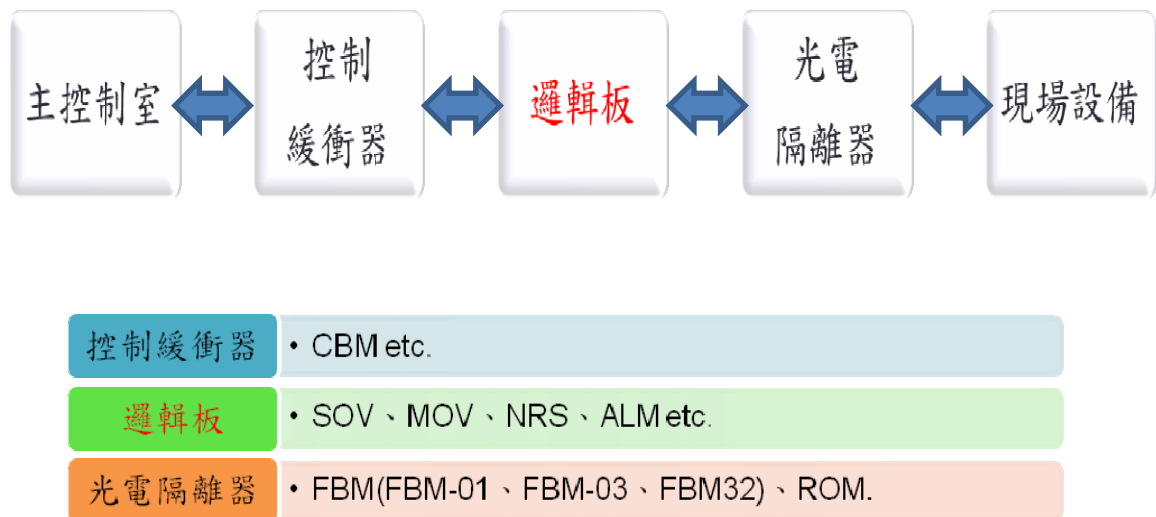


圖 3 訊號處理指示圖

(四)邏輯板

1. 萬用邏輯板(ULM)

萬用邏輯板(ULM)，供各類電廠程序設備遙控之用。這萬用邏輯模板可讓幾種控制信號輸入，視情況不同而又輸出不同的控制訊號以適應不同的控制邏輯，使用者可以從邏輯櫃內之程式接線盤，選擇所要的輸入或輸出的數量或種類。萬用邏輯板(ULM)有 SOV(電磁操作閥)、MOV(馬達操作閥)、NRS(不可反轉式的馬達啓動器)等。除了上述所列的萬用邏輯板外，尚有其他種類的邏輯板，使 SSILS 更富有彈性，如圖 4。

2. 輔助邏輯板(ALM)

輔助邏輯板(ALM)包含許多邏輯元件(定時器、反向器)，在萬用邏輯板上的輔助邏輯元件不夠裡用時，加裝一輔助邏輯模板以輔助萬用邏輯板(ULM)中邏輯電路元件之不足，如圖 5。

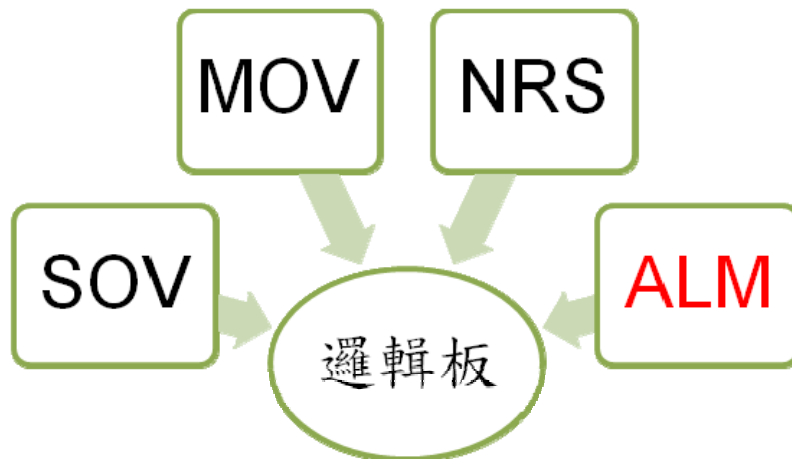


圖 4 SSILS 中常見電子卡片

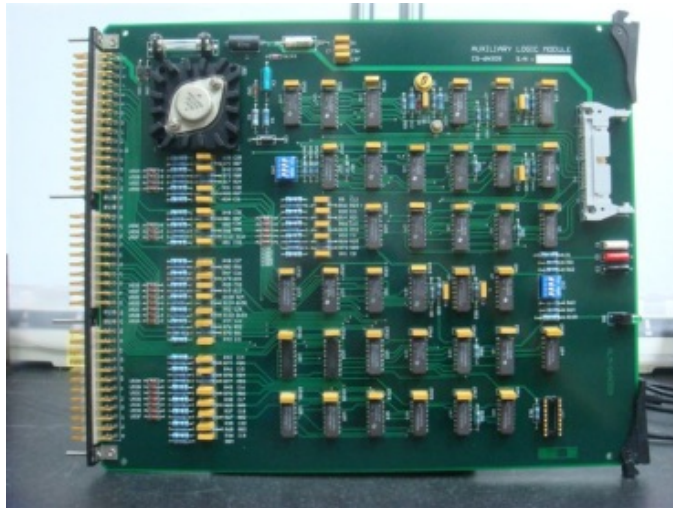


圖 5 Auxiliary Logic Module(ALM) 實體照片

二、Auxiliary Logic Module(ALM)

根據核三廠電子卡片 Auxiliary Logic Module(ALM)的歷年檢修紀錄，選取關鍵元件分析，並進行相關可靠度實驗。

(一) 資料分析

統計核三廠 SSILS-ALM 電子卡片歷年檢修紀錄如表 1，我們可以發現 Hex inverting Schmitt Trigger 和 Hex Inverter 為更換最多的 IC 元件，於是後續研究進行這兩種 IC 元件可靠度實驗。

(二) CMOS 元件功能分析

對 Hex inverting Schmitt Trigger 和 Hex Inverter 的功能進行分析，來決定研究的參數。

1. Hex inverting Schmitt Trigger

Hex inverting Schmitt Trigger 是由六組反相施密特觸發電路所組成，如圖 6 與圖 7。

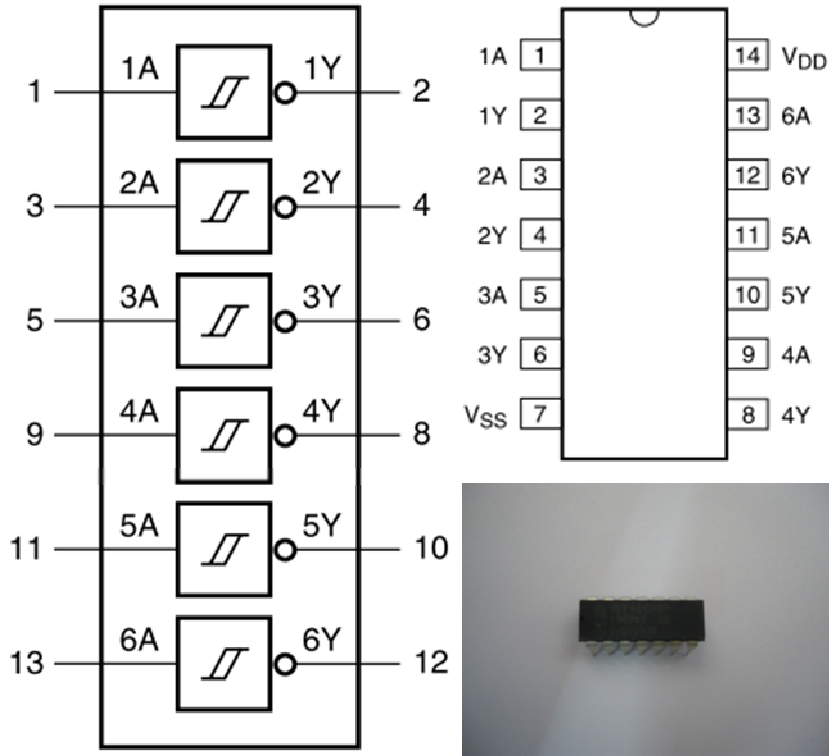


圖 6 Functional diagram & Pin configuration

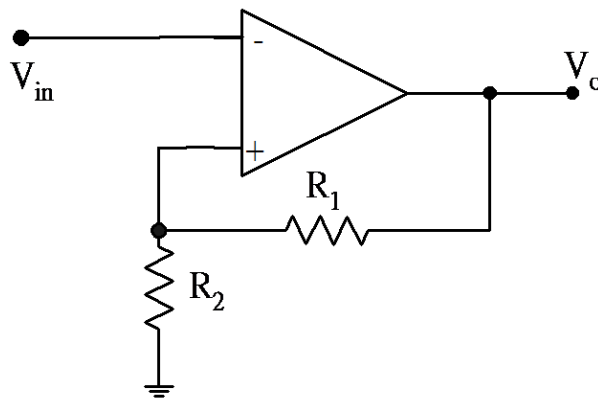


圖 7 Inverting Schmitt Trigger Circuit

(1) 當輸入為正飽和時，即 $V_O = +V_{sat}$ 時

非反向輸入端之上臨界電壓(voltage of upper threshold) 為 $V_u = \frac{R_2}{R_1 + R_2} V_{sat} = \beta V_{sat}$ 上式 $\beta = \frac{R_2}{R_1 + R_2}$ 為反相施密特觸發電路之正回授因數值(positive feedback factor)。輸出要由 $+V_{sat}$ 轉態為 $-V_{sat}$ 之條件為 $V_{in} > V_U$ ，
即 $V_{in} > \frac{R_2}{R_1 + R_2} V_{sat}$ 。

(2) 當輸入為負飽和時，即 $V_O = -V_{sat}$ 時

非反向輸入端之下臨界電壓(voltage of lower threshold) 為 $V_L = \frac{R_2}{R_1 + R_2}(-V_{sat}) = (-V_{sat}) \times \beta$ 輸出要由 $-V_{sat}$ 轉態為 $+V_{sat}$ 之條件為 $V_{in} < V_L$ ，即 $V_{in} < \frac{R_2}{R_1 + R_2} V_{sat}$ 。

綜合以上分析比較，可知道上臨界電壓與下臨界電壓為對稱相等(即 $V_U < V_L$)，其完整電路及輸入-輸出轉移特性曲線，如下圖所示。因為反相施密特觸發電路之轉移特性曲線具有封閉性的磁滯效應(hysteresis effect)，故稱為磁滯曲線，如圖 8 所示，且曲線變化方向為順時針旋轉，其中 V_H 定義為磁滯電壓又稱為磁滯寬度，即 $V_H = V_U - V_T = 2V_{sat} \times \beta$ 。

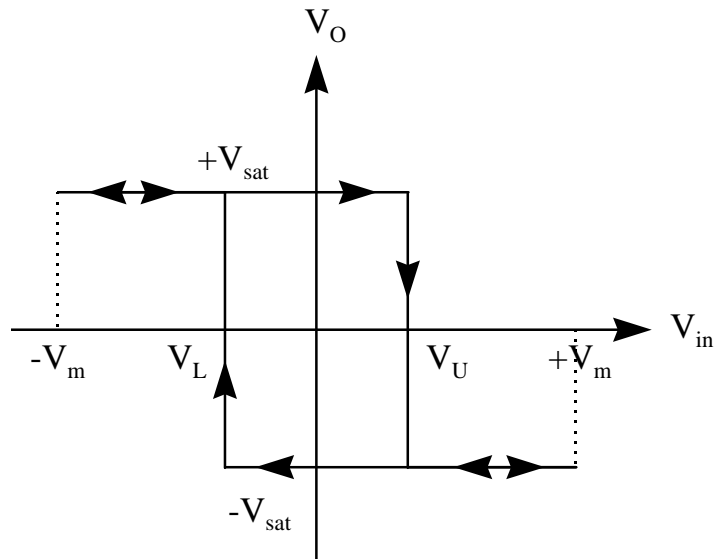


圖 8 反相施密特觸發電路之轉移特性曲線

當輸入 V_{in} 為一弦波信號或其他非方波信號時，若輸入信號電壓大小超過上或下臨界電壓(V_U 或 V_L)時，其輸出信號為方波。故反相施密特觸發電路又稱為波形整形

電路，其功能特性可應用於方波產生電路，如圖 9。

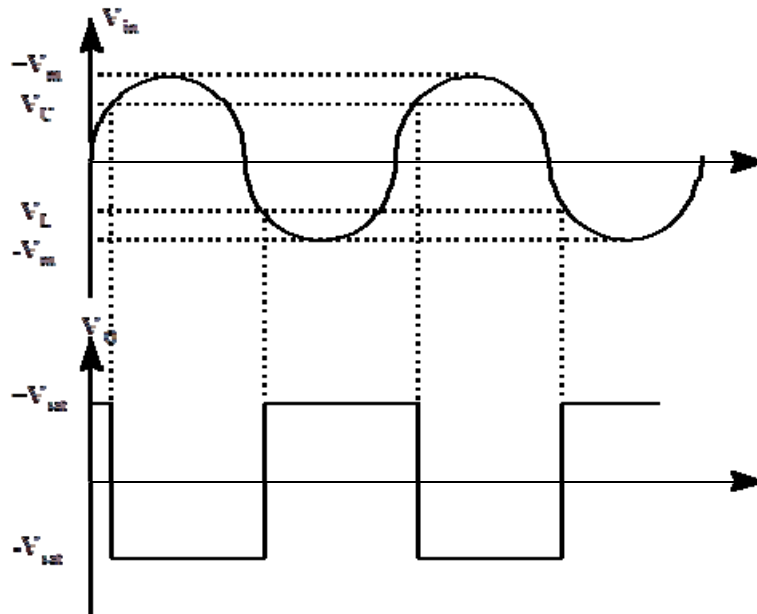


圖 9 Input & output waveforms

2. Hex Inverter

當輸入 V_{in} 為低電壓時，則輸出 V_{out} 為高電壓，當輸入 V_{in} 為高電壓時，則輸出 V_{out} 為低電壓，典型的反相器輸入電壓與輸出電壓的關係圖，稱為電壓轉換曲線， V_{IH} (可容許之最小高電位輸入電壓) 及 V_{IL} (可容許之最大低電位輸入電壓) 定義為 VTC 中斜率等於 -1 所對應的兩個輸入電壓，如圖 10 所示。當 $V_i \geq V_{IH}$ 或 $V_i \leq V_{IL}$ ，反相電路皆能正確將輸入電壓反相。當 $V_{IL} \leq V_i \leq V_{IH}$ 則進入模糊區間，理想的情形在轉換過程中能無延遲精確的翻轉，但實際元件中存在轉換的過渡區，此時反相電路無法將輸入電壓正確反相，是實際應用時必須避免發生的情況，其延遲特性是元件性能測量的指標。

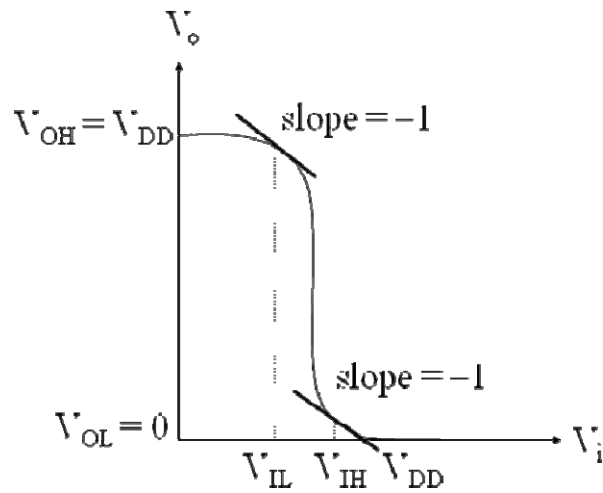


圖 10 電壓轉換曲線

3. 主要量測參數-propagation delay

時脈觸發邊緣到正反器輸出所需的時間稱為傳遞延遲時間(propagation delay time)，輸出電壓由高至低者以 t_{PHL} 表示，輸出電壓由低至高者以 t_{PLH} 表示，兩者時間不一，如圖 11 所示。

(1) t_{PHL} (high-to-low propagation delay)

輸入方波信號轉換電壓後，直到輸出信號由高電位 (V_{OH}) 下降至 $\frac{(V_{OH} + V_{OL})}{2}$ 所需的時間。

(2) t_{PLH} (low-to-high propagation delay)

輸入方波信號轉換電壓後，直到輸出信號由低電位 (V_{OL}) 上升至 $\frac{(V_{OH} + V_{OL})}{2}$ 所需的時間。

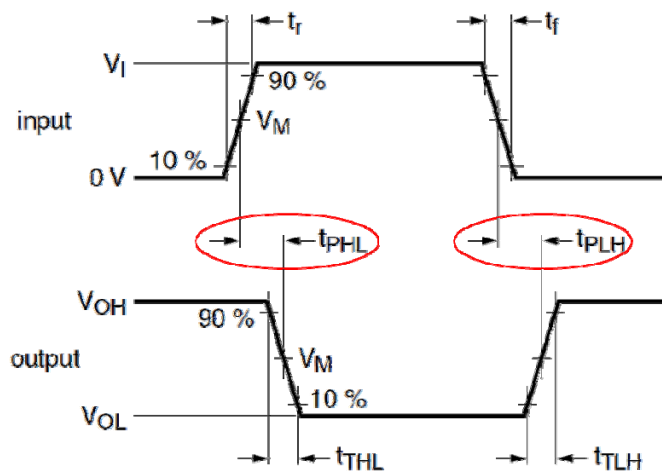


圖 11 傳遞延遲時間示意圖

(三) 實驗設備與材料

表 1 實驗設備與材料

1. 設備表

儀器名稱	數量
示波器	*1
電源供應器	*1
信號產生器	*1
加熱台	*1

2. 材料表

名稱	規格	數量
積體電路 IC	CD40106	*n
積體電路 IC	CD4069	*n
矽油		*1
燒杯	100 ml	*1
溫度計	-50~300°C	*1

(四) 實驗量測步驟

步驟一：依前述元件之電路接線，直流供應電源為 5V，並將訊號產生器的輸出振幅設為 5V 且頻率為 1MHz 的方波作為電路的輸入信號。

步驟二：以示波器的 CH1 和 CH2 分別觀察電路的輸入信號和輸出信號波形。

步驟三：由輸入信號和輸出信號之波形，記錄 t_{PHL} 和 t_{PLH} 。實際波形如圖 12 所示。

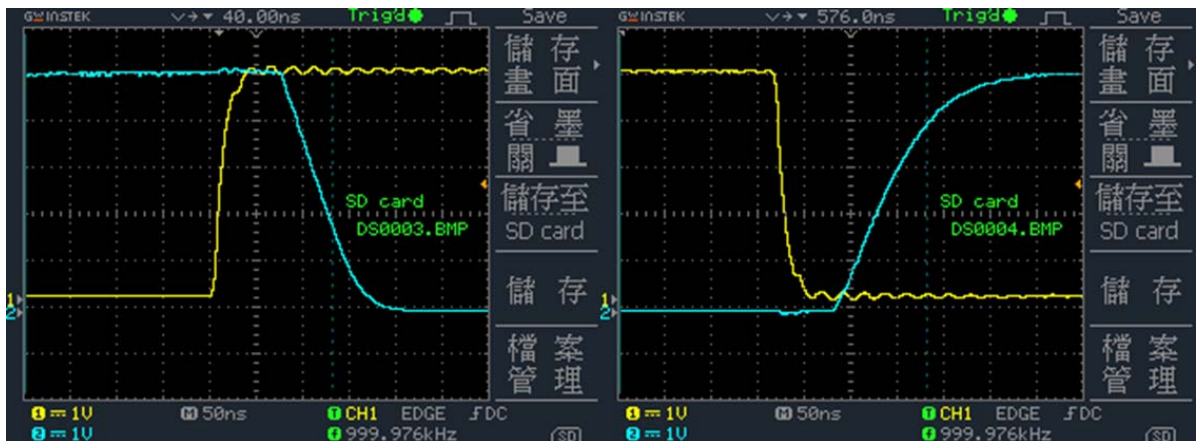


圖 12 Actual Waveforms
(Input waveform :yellow , Output waveform :blue)

三、游離輻射照射條件

本實驗之輻射源為清華大學原子科學技術發展中心鈷六十射源為照射射源，鈷六十會透過 β 衰變放出能量高達 315 keV 的高速電子成為鎳六十，同時會放出兩束伽馬射線，其能量分別為 1.17 及 1.33 MeV。將 ALM 電子卡片的關鍵元件 Hex inverting Schmitt Trigger 與 Hex Inverter 以及用來分析的 CD4007 元件進行輻射照射實驗，在實驗前先將元件原始數據量測並紀錄，接著元件以鈷六十射源照射，分別以 3.4 krad/h、33.4 krad/h 與 320.7 krad/h 三種不同之劑量率的輻射照射，總照射時間為十小時，使得元件之累積輻射劑量之範圍涵蓋約從 3 krad~3 Mrad，得到一個大範圍的累積輻射劑量，詳表 2，照射

完後量測元件之特性飄移，在此範圍內可得到輻射劑量對應元件特性之變化。

表 2 累積輻射劑量之範圍涵蓋約從 3 krad~3 Mrad 之照射條件

Exposure time	Dose effect		
	320.7 krad/h (6.75cm)	33.4 krad/h (25cm)	3.4 krad/h (72cm)
1hr	320.7 krad	33.4 krad	3.4 krad
1hr53min	604 krad	62.9 krad	6.4 krad
3hr	962.1 krad	100.2 krad	10.2 krad
4hr	1282.8 krad	133.6 krad	13.6 krad
7hr	2244.9 krad	233.8 krad	23.8 krad
10hr	3207 krad	334 krad	34 krad

接著將探討劑量率之效應，以不同的劑量率來照射使得元件累積相同的總劑量，照射條件詳表 3，首先將元件以三種不同之劑量率 155.5 krad/h、270.3 krad/h 與 320.7 krad/h 來照射，分別以不同照射時間累積相同輻射劑量 1 Mrad，其次將元件以三種較低之劑量率 13.6 krad/h、33.4 krad/h 與 53.3 krad/h 來照射，分別以不同照射時間累積相同輻射劑量 100 krad，照射前後皆量測元件相關參數並紀錄。

表 3 不同的劑量率照射元件以累積相同總劑量之照射條件

dose rate (krad/h)	Total dose (100 krad)
13.6 (40cm)	7hr+22min (100.2 krad)
33.4 (25cm)	3hr (100.2 krad)
53.3 (20cm)	1hr+53min (100.4 krad)
dose rate (krad/h)	Total dose (1 Mrad)
155.5 (11cm)	7hr (1.088 Mrad)
270.3 (8cm)	4hr (1.081 Mrad)
320.7 (6.75cm)	3hr+23min(1.085 Mrad)

從美國核電法規 RG1.029 指出，對 MOS 的積體電路而言，其抗輻射程度範圍需從輻射劑量 1 krad 至 10 Mrad，本研究中採用輻射總劑量範圍皆符合此規範。因此能夠瞭解元件抗輻射能力，並可利用元件參數漂移量對應 3 krad~3 Mrad 範圍內之輻射劑量之關係，可將元件應用做為輻射之偵檢器使用，而量測參數之選用與其劑量率效應在本研究有相關背景資料。而從美國軍事規格 MIL-STD-883H 的 METHOD 1019.8 中指出，對於輻射照射測試而言其劑量率須低於 180 krad/h，而在本研究中探討輻射劑量率效應時也符合此標準。

參、主要發現與結論

從核三廠電子卡片 ALM 的歷年檢修紀錄，選取關鍵元件 Schmitt Trigger 與 Inverter，輻射照射實驗分別在不同輻射劑量，及相同總劑量且不同劑量率的照射對元件電性的變化現象。

一、輻射總劑量造成電子元件電性上之變化

電子元件對輻射效應是相當敏感的，接下來將探討對元件照射後反應在電性上之變化。圖 13 為輻射照射前後 Hex inverting Schmitt Trigger 的輸入電壓對應輸出電壓之電壓轉換關係圖。從中發現到經輻射照射累積劑量 1 Mrad 後，其電壓轉換的特性已有大大的不同，其上下臨界電壓皆往左漂移約 2 V，確實 Hex inverting Schmitt Trigger 對輻射相當敏感。

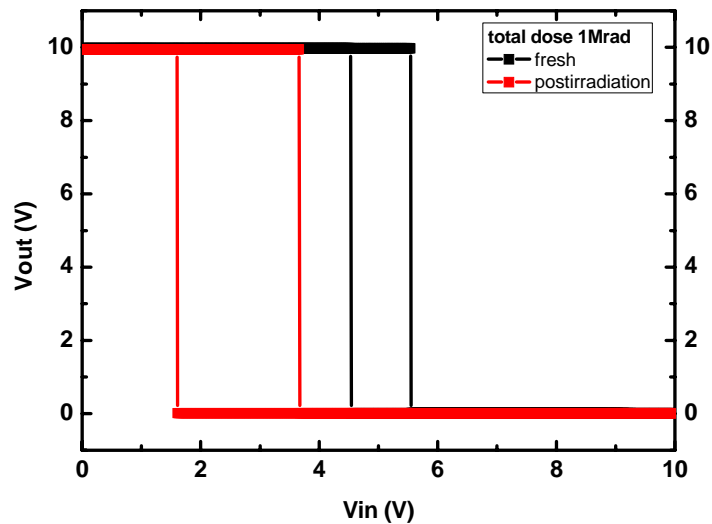


圖 13 輻射照射前後 Hex inverting Schmitt Trigger 的輸入電壓對應輸出電壓之電壓轉換關係圖

圖 14 為 Hex inverting Schmitt Trigger 的上下臨界電壓之漂移對應所遭受之輻射劑量圖。元件經輻射照射後，其上下臨界

電壓皆隨著輻射劑量的增加而更往左漂移，而其下臨界電壓衰退之程度又較上臨界電壓嚴重，在輻射劑量約 35 krad 時，上臨界電壓衰減 10%，在輻射劑量約 15 krad 時，下臨界電壓衰減 10%。

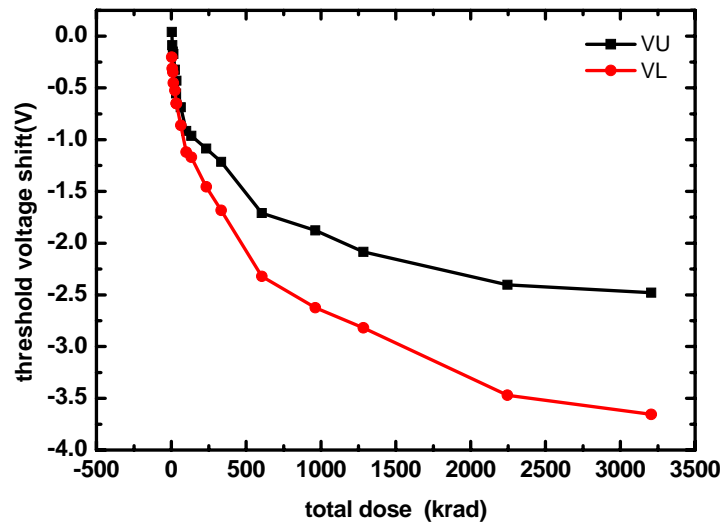


圖 14 錯誤! 所指定的樣式的文字不存在文件中。 Hex inverting Schmitt Trigger 的上下臨界電壓對應所遭受之輻射劑量圖

圖 15 為 Hex inverting Schmitt Trigger 輸出的高低電壓準位對應所遭受之輻射劑量圖。其輸出之低電壓準位並不隨著輻射劑量增加而影響，但輸出之高電壓準位，卻無法維持原始的高準位，而隨著輻射劑量之增加下降。在輻射劑量 2 Mrad 約時，輸出之高電壓準位衰減 10%。

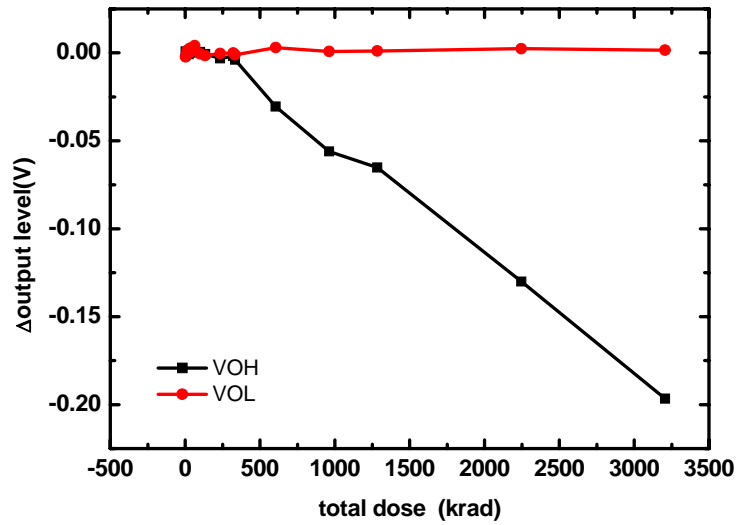


圖 15 Hex inverting Schmitt Trigger 輸出的高低電壓準位
對應所遭受之輻射劑量圖

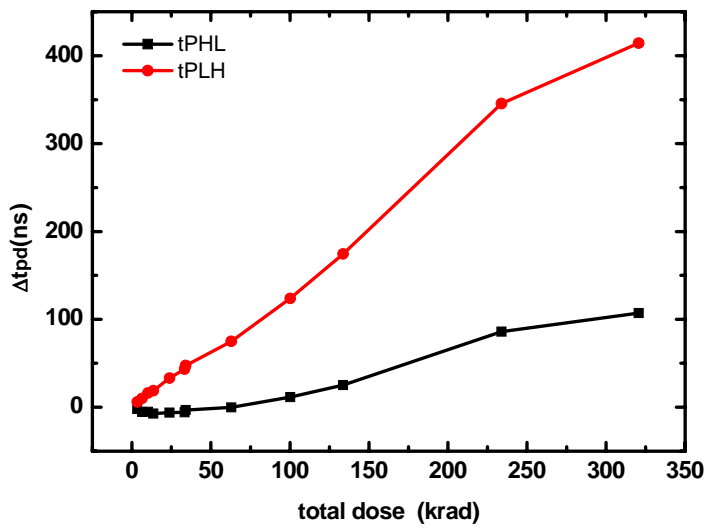


圖 16 Hex inverting Schmitt Trigger 的傳導延遲時間對應
所遭受之輻射劑量圖

圖 16 為 Hex inverting Schmitt Trigger 的傳導延遲時間對應
所遭受之輻射劑量圖。無論是 t_{PLH} 參數與 t_{PHL} 參數皆對輻射照射

相當敏感，其延遲的現象相當明顯，尤其是 t_{PLH} 參數的漂移量，在累積劑量 3 Mrad 時 t_{PHL} 增加約 100 ns，而 t_{PLH} 增加約 400 ns。在輻射劑量約 100 krad 時， t_{PHL} 參數增加 10%，在輻射劑量約 8 krad 時， t_{PLH} 參數增加 10%。

圖 17 為 Hex inverting Schmitt Trigger 的靜態消耗電流值對應所遭受之輻射劑量圖。量測元件的靜態消耗電流值，隨著輻射劑量增加而變小，而且其電流值減少相當多，其趨勢與先前量測到之上下臨界電壓值之衰退相當一致。在輻射劑量約 5 krad 時，靜態消耗電流值衰減 10%。

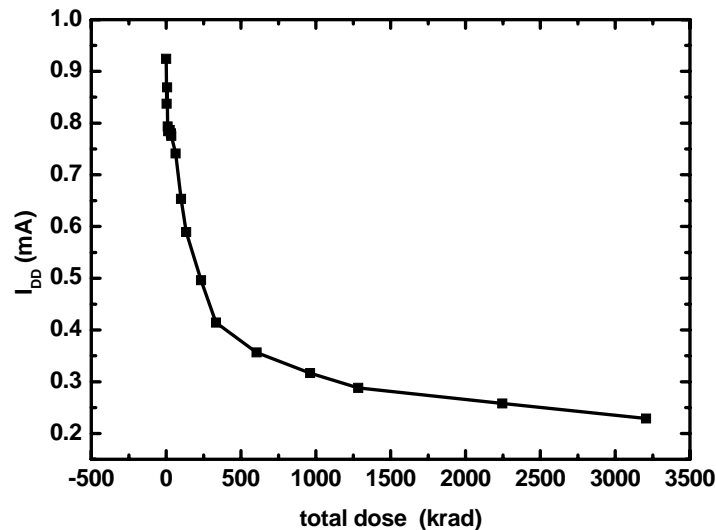


圖 17 Hex inverting Schmitt Trigger 的靜態消耗電流值
對應所遭受之輻射劑量圖

二、不同劑量率對電子元件之輻射照射效應

不同劑量率意味著時間為控制變因，表示以不同劑量率達到相同之總劑量的時間也不同。而照射時間越長，即輻射劑量率越小，在半導體內因輻射照射而產生的電子與電洞容易複

合，使得輻射造成之效應較弱，本小節將針對不同輻射劑量率累積相同總劑量之效應探討。圖 18 為 Hex inverting Schmitt Trigger 的上下臨界電壓的變化量對應 155.5 krad/h、270.3 krad/h 與 320.7 krad/h 輻射劑量率關係圖。從圖中可知在相同輻射劑量 1 Mrad 下，劑量率 320.7 krad/h 造成上下臨界電壓的漂移較劑量率 270.3 krad/h 及 155.5 krad/h 來的大，其劑量率越高受輻射效應影響越大，上下臨界電壓的變化量最多相差到約 0.3 V。

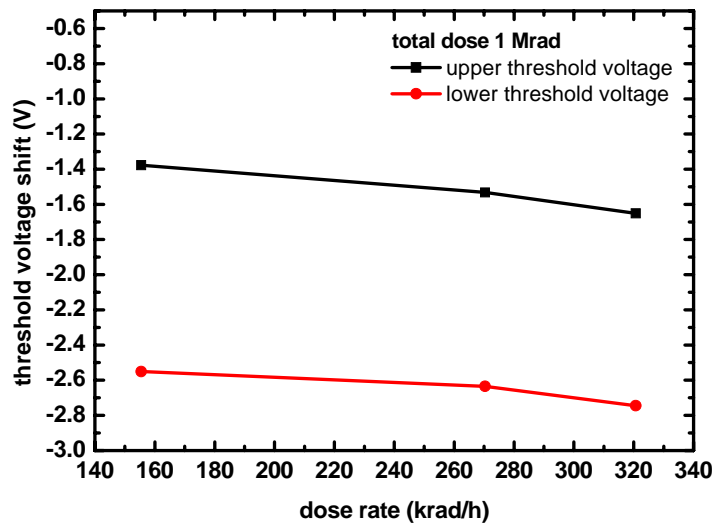


圖 18 Hex inverting Schmitt Trigger 的上下臨界電壓的變化量對應 155.5 krad/h、270.3 krad/h 與 320.7 krad/h 輻射劑量率關係圖

圖 19 為 Hex inverting Schmitt Trigger 的上下臨界電壓的變化量對應 13.6 krad/h、33.4 krad/h 與 53.3 krad/h 輻射劑量率關係圖。同樣從圖中可發現在相同輻射劑量 100 krad 下，劑量率越高受輻射效應影響越大。上下臨界電壓的變化量最多相差約 0.2 V(3.9%)。

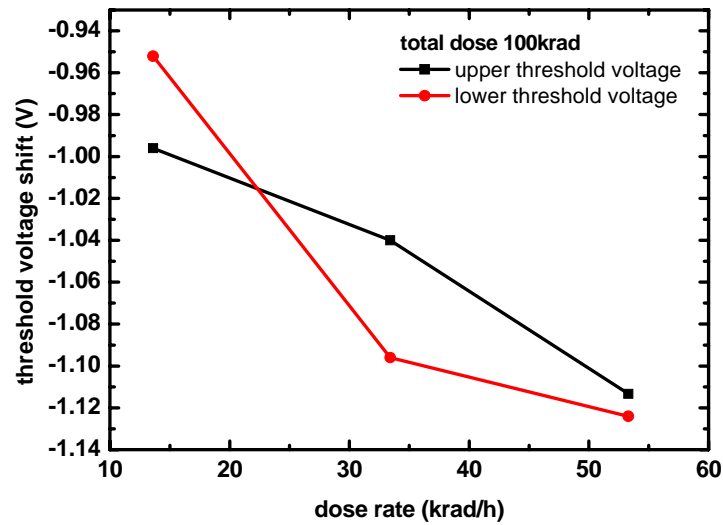


圖 19 Hex inverting Schmitt Trigger 的上下臨界電壓的變化量對應 13.6 krad/h、33.4 krad/h 與 53.3 krad/h 輻射劑量率關係圖

圖 20 為 Hex inverting Schmitt Trigger 的 t_{PLH} 傳導延遲時間之變化量對應 13.6 krad/h、33.4 krad/h 與 53.3 krad/h 輻射劑量率關係圖。由於 PMOSFET 受輻射的影響較大，故以 t_{PLH} 參數來觀察輻射劑量率對元件特性飄移之影響，從圖中發現到劑量率 53.3 krad/h 造成傳導延遲時間的增加較劑量率 33.4 krad/h 及 53.3 krad/h 來的大。 t_{PLH} 傳導延遲時間之變化量最多相差到約 10 ns(9%)。

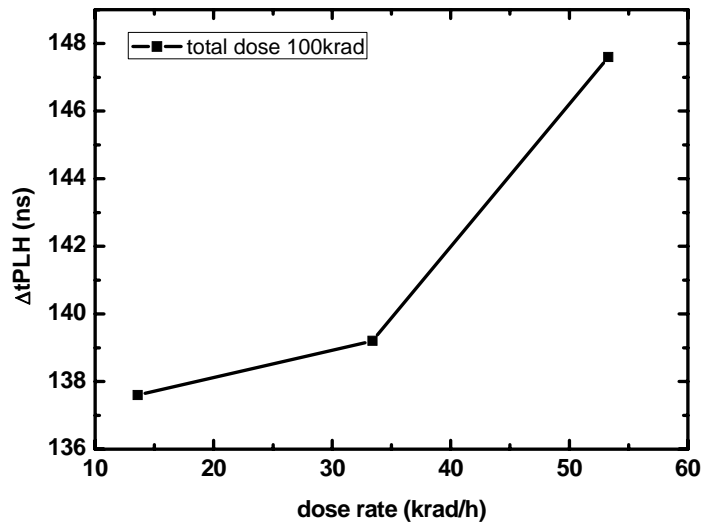


圖 20 Hex inverting Schmitt Trigger 的 tPLH 傳導延遲時間之變化量對應 13.6 krad/h、33.4 krad/h 與 53.3 krad/h 輻射劑量率關係圖

三、結論

本計畫對於核三廠固態邏輯介面控制系統之 Auxiliary Logic Module 電子卡片的 CMOS 關鍵元件 Hex inverting Schmitt Trigger、Hex Inverter，進行輻射照射實驗，研究成果可分成二部分。第一部分輻射總劑量效應，將元件在經過 3 krad~3 Mrad 之照射後，其電性上之變化進行探討，進而得到電性參數變化與所對應的輻射劑量關係。對 Hex inverting Schmitt Trigger 與 Hex Inverter 而言其傳導延遲時間、靜態消耗電流的變化量、Hex inverting Schmitt Trigger 的上下臨界電壓漂移量、Hex Inverter 的最大電壓增益點之漂移量以及 CD4007 元件起始電壓漂移量，對輻射累積劑量來說相當敏感，而且其再現性很好。在輻射劑量低於 30 krad 以下時，大部分元件的電性參數已達 10% 的

衰減程度，甚至超過 10%。而元件輸出之高電壓準位則要在輻射劑量 1 Mrad 以上時才會達到 10% 的衰減程度。

第二部分為相同輻射總劑量且不同劑量率效應，輻射照射時間越長，即輻射劑量率越小，在半導體內產生的電子與電洞容易複合，造成較弱的輻射效應。從受輻射影響較大之參數可明顯看出不同輻射劑量率造成之效應，如 Hex inverting Schmitt Trigger 與 Hex Inverter 的傳導延遲時間、Hex inverting Schmitt Trigger 的上下臨界電壓漂移量、Hex Inverter 的最大電壓增益點之漂移量以及 CD4007 元件起始電壓漂移量在三種不同輻射劑量率下，較高劑量率對元件特性影響較大。

肆、参考文献

1. TR5-43 ,TR5-47 , Review of Circuit Card/Board Related Failures That Contributed to Automatic and Manual Scrams
2. H. S. Blanks, "Temperature dependence of component failure rate," *Microelectronics and Reliability*, vol. 20 (1980) 219-246.
3. M. Campbell, "Monitored burn-in improved VLSI reliability," *Computer design* vol. 24 (1985) 143-144.
4. C. Canali, F. Fatini, S. Gaviraghi, and A. Senin, "Reliability problems in TTL-LS devices," *Microelectronics and Reliability*, vol. 21 (1981) 637-651.
5. K. L. Chiang, P. O. Lauritzen, "Thermal instability in very small p-n junctions," *IEEE Transactions in Electron Devices*, ED-18, (1970) 94-97.
6. S. S. Dimitrijevic, N. D. Stojadinovic, and Z. D. Prucic, "Analysis of temperature dependence of CMOS transistors, threshold voltage," *Microelectronics and Reliability*, vol. 31 (1981) 33-37.
7. D. L. Denton, and D. M. Blythe, "The impact of burn-in on IC reliability," *The Journal of Environmental Sciences*, vol. 29 (1986) 19-23.
8. B. L. Draper, D. W. Palmer, "Extension of high temperature electronics," *IEEE Transactions on Components, Hybrids, and Manufacturing Technology*, CHMT-2, (1979) 399-404.
9. F. P. Heiman, and H. S. Miller, "Temperature dependence of n-type MOS transistors," *IEEE Transactions in Electron Devices*, ED-12, (1965) 142-148.
10. S. E. Nordquist, J. W. Haslett, and F. N. Trifimenkoff, "High temperature leakage current suppression in CMOS integrated circuits," *Electronics Letters*, vol. 25 (1989) 1133-1135.

11. 李春林, “臺灣電力公司核能二廠局部能階偵測系統電子卡片
INER-LPRM-1、INER-LPRM-2、及 INER-LPRM-3 檢證程序書,”
第一版, 編號 CGID-DP-86005, Feb, 1998, 1-54.
12. Datasheet CD40106BF3A - CMOS HEX SCHMITT TRIGGERS –
Texas Instruments.
13. 劉榮超, “電子卡片研製與驗證 ppt”中科院電子系統所.
14. 7300 印刷電路板研製檢證規範.
15. 徐懷瓊、曾樹湖、孫元龍, “儀控技術叢書之二-固態邏輯介面控制系統”
16. 彭鴻霖, “可靠度技術手冊 失效物理分析技術”
17. MIL-HDBK-217F _Reliability Prediction of Electronic Equipment,
35-36.
18. Kececioglu, D. and Jacks, J. Q., “The Arrhenius, Eyring, inverse
power law and Combination models in accelerated testing”,
Reliability Engineering,(1983)
19. Parker, T. P. and Webb, C. W., “A Study of Failure Identified During
Board Level Environmental Stress Testing,” IEEE Transaction on
Components, Hybrids and Manufacturing Technology, Vol. 15, No.
6, pp. 1086-1092(1992).
20. Robert R. Dixon, “Thermal Aging Predictions From An Arrhenius
Plot With Only One Data Point”, IEEE Transactions on Electrical
Insulation Vol. EI-15 No.4, August 1980.