

**行政院原子能委員會  
委託研究計畫研究報告**

**可撓性基板之電性隔離研究**

**Study on the Electrical Insulation on the Flexible Substrate**

**計畫編號：1022001INER014**

**受委託機關(構)：國立中山大學**

**計畫主持人：蔡宗鳴教授**

**聯絡電話：07-5252000#4055**

**E-mail address：tmtsai@faculty.nsysu.edu.tw**

**核研所聯絡人員：蔡丁貴**

**報告日期：民國 102 年 12 月 2 日**

## 目 錄

目 錄.....	I
中文摘要.....	1
英文摘要.....	3
壹、計畫緣起與目的.....	5
貳、研究方法與過程.....	10
參、主要發現與結論.....	12
肆、參考文獻.....	24

## 中文摘要

目前電子元件之介電層大部分皆為氧化矽或高介電常數之材料，其優點為:好的絕緣性，與基板間有好的附著性與高介電常數，但由於可攜式的電子產品功能越來越多樣化，可撓式的基板具備可彎曲、具彈性、輕量化、非斷裂性、大面積製造，以及捲式製造，可以降低製作成本等優點，並在電子元件高密度堆疊的情況下，又要承受彎曲外力，與面對 RC delay 愈趨嚴重。近幾年來，許多研究皆著眼於 Low K 材料之電性絕緣與基板附著特性。

由於用 Low K 薄膜當作太陽能電池的電性隔離層可以提高太陽能電池的效率，所以本計畫主要目地為製作品質良好的 Low K 絕緣層。我們將採用 Sol-gel 法製作 Low K 絕緣材料，用 Sol-gel 並 Spin coating 的方式有可**降低成本**、**利於大面積生產**、**可彎曲性**等優點，非常適合應用於可撓式基板。

另外，本計劃著重於利用超臨界流體可修補薄膜缺陷與增加薄膜與基板之附著性之特性以增加 Low K 材料之絕緣性與附著性。因此我們利用不同的材料分析方式，如、傅立葉轉換中紅外線光譜儀 (FTIR)、薄膜特性分析儀(N&K)等方式，再配合電性量測分析平台如 I-V 與 CV 來分析 Low K 薄膜層經超臨界流體處理後的絕緣性，並探討薄膜經處理後之相關物理機制。藉由物理機制與缺陷的釐清，將可調變製程參數來最佳化 Low K 薄膜品質，得到對 Low K

薄膜處理後以增加絕緣性與附著性之最佳化條件。

**關鍵詞：Sol-gel、電性隔離、薄膜太陽能電池、撓曲**

## 英文摘要

In the present day, the silicon oxide and high-K materials were used to be the dielectric layer of electron devices. Its advantages: good insulation and good adhesion between the substrate with a high dielectric constant. As portable electronic products increasingly diverse, flexible substrate includes the advantages of bendable, lightweight, non-fracture resistance, but also the manufacture of the roll, reducing production costs.

For the high density of stacking electronic components, facing to withstand bending external force, and the deterioration RC delay. Recently, there were many studies are focusing on the insulation of low-K materials and the adhesion between the substrate.

Because the efficiency of solar cell can be improved by using a low-k material as electrical insulation on the flexible substrate, the purpose of this project is fabricating high quality low k insulator. We prepared the low k material using sol-gel method and reduced the cost by spin coating. The spin-coated low k material possessed the advantage of low cost, large area production and bending ability for flexible substrate.

This project mainly focused on repairing the defects of film and increasing the adhesion between substrate by using super critical fluids. Therefore, we use different materials analysis methods such as FTIR, N & K, and operate in coordination of electrical measurement such as I-V, CV measurements. By exploring the underlying physical mechanism for the film treated, we can optimum the treatments conditions.

**Key Word : Sol-gel · electrical insulation · thin-film solar cell · flexible**

## 壹、計畫緣起與目的

近年來電子產品蓬勃發展，可攜式的電子產品功能越來越多樣化，而可撓式基板的引入，將把可攜式的電子產品推向新的境界。可撓式電子元件的特點有可彎曲、具彈性、輕量化、非斷裂性、大面積等，以及捲式製造，可以降低製作成本。但可撓式電子產品，在多功能的高密度堆疊電晶體的情況下，又要承受彎曲外力，面對的環境更加嚴苛。因此需要積極的投入可撓式太陽電池研究。

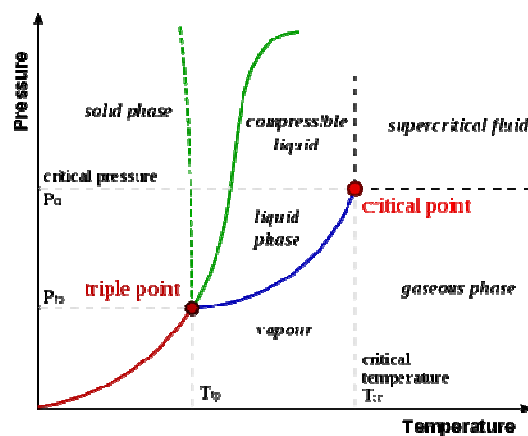
在追求更多功能的電子產品，電晶體微縮是必要的，當電晶體縮小時，導線寬度與間距亦相對縮小，此時互聯中的電阻 (R) 和電容 (C) 所產生的寄生效應越來越明顯。藉由更低阻值的導線或低介電常數的材料，可以有效降低訊號傳遞延遲與訊號干擾的問題。由於傳統的二氧化矽絕緣體其介電常數為 3.9，以 3.9 為分界點，低於此介電常數材料為低介電常數(Low K)材料，高於此介電常數的材料為高介電常數(High K)材料。當介電常數較小時，兩導線間產生的電容值小。

另外，由於用 Low K 薄膜當作太陽能電池的電性隔離層可以提高太陽能電池的效率，所以本計畫主要目地為製作品質良好的 Low K 絕緣層。我們將採用 Sol-gel 法製作 Low K 絕緣材料，用 Sol-gel 並 Spin coating 的方式有可降低成本、利於大面積生產、可彎曲性等優點，非常適合應用於可撓式基板。

由於導入 Low K 材料降低 RC 遲滯的時間，因此本計畫選用 Low K 的材質來做為電性隔絕的材料。目前常見的 Low K 材質大多是利用引入多空孔的材料，因為空孔內為空氣，空氣的 K 值是為 1，因此引入後會降低材料的介電常數。但是在空孔的周圍會有許多的懸

鍵，會成為漏電的途徑，因此需要後續的處理來修補懸鍵，以降低漏電流。本計畫將選擇各式之 Low-K 材料並引用超臨界二氧化碳流體技術，修補其因 bending 而在 Low-K 薄膜中所產生之懸鍵與缺陷，進而降低漏電流，相關研究成果已發表於國際期刊<sup>[1][2][3][4]</sup>。

超臨界流體製程中符合無毒、安全、環境保護、永續發展的目標。目前在超臨界流體的研究範疇裡，大多數選用二氧化碳正是因為二氧化碳有下列幾項特點：1、一般的有機化學溶劑最常發生的是氣體外洩，且大都帶有強烈刺鼻味及毒性，但二氧化碳是安全且不具毒性，所以超臨界二氧化碳流體對環境是很友善的溶劑，稱之為綠溶劑(Green solvent)。2、不可燃也不助燃，既使外洩也不用擔心產生強烈爆炸或災害。3、與大部份的物質不反應且廉價。4、超臨界二氧化碳流體是在一定壓力範圍內對於有機物有成比例溶解能力的一種惰性溶劑。5、由於二氧化碳的臨界溫度 31°C，因此可以在室溫下輕易地透過壓力變化造成相轉變，所以二氧化碳是超臨界流體研究常用的物質。『超臨界流體』是當一個物質受到溫度及壓力高過其臨界點(Critical point)的溫度與壓力時，便是一種超臨界流體(Supercritical fluid, SCF)的狀態如圖一所示。



圖一 物質的三相圖，右上角區域為超臨界流體狀態



此狀態的物理及化學性質與一般所熟知的固、液、氣三相的特性不同。一般而言，超臨界流體由於在高壓之下，有近似液體密度，因此在適當的溫度、壓力及溶劑時，對有機物有很高的溶解度，且其擴散係數又比液體溶劑大很多，再加上超臨界狀態的流體，有如氣體幾無表面張力。因此很容易滲入到多孔性組織中。除此之外，黏度接近氣體較液體小，但因為其密度高，所以可輸送比氣態時更多的超臨界流體、且所須的功率則較液體為低，對於這上述幾項性質的比較列於表一。

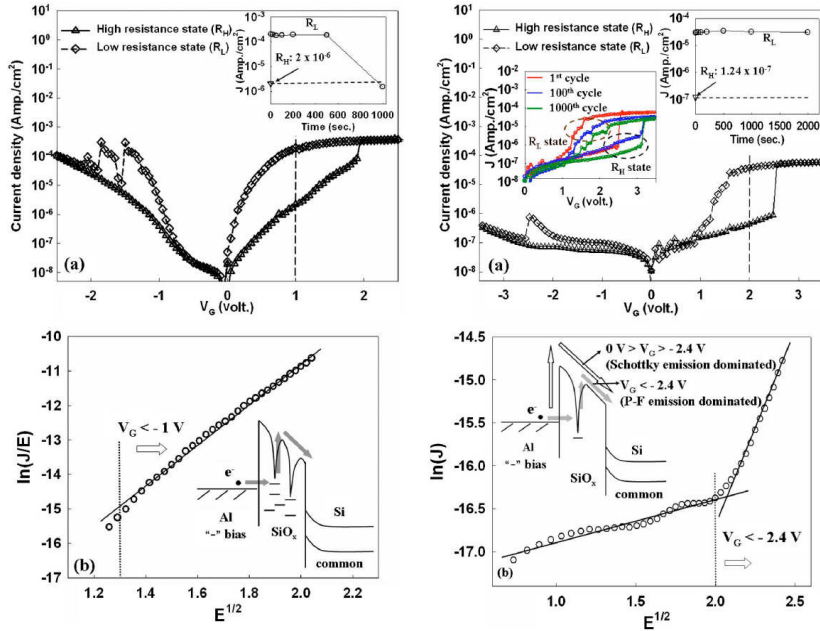
表一 超臨界流體、氣體及液體的物理特性比較表

	Density (g/cm <sup>3</sup> )	Viscosity (cp)	Diffusivity (cm/s)
Gas	10 <sup>-3</sup>	10 <sup>-2</sup>	0.1
SCF	0.3	0.1	10 <sup>-3</sup>
Liquid	1	1	5×10 <sup>-5</sup>

二氧化碳在氣體狀態下不具萃取能力，但當進入超臨界狀態後，二氧化碳變成親有機性，因而具有溶解有機物的能力，此溶解能力會隨溫度及壓力而有所不同。而此現象造成特別的表面與界面化學反應，增加了超臨界流體的學術研究價值。另外，若以超臨界流體作為載體，可將原本只溶於不同相態的物質互溶，增加反應速率。在超臨界狀態下，除了可增加反應速率外，亦可製得在傳統操作中無法得到的產品。

根據本團隊先前所得到的研究成果可知，利用超臨界的高穿透力與化學反應特性，對薄膜電晶體(Thin-film transistor)做處理，來改善薄膜電晶體的特性，如起始電壓(Threshold voltage,  $V_t$ )、漏電流…

等。利用超臨界二氧化碳流體處理，不但改善薄膜電晶體的特性，並且能改善二氧化矽薄膜的漏電流，如圖二。為超臨界二氧化碳流體處理的電壓及電流曲線及絕緣體電流特性的 Fitting。



圖二 (a)不同超臨界二氧化碳流體處理前/後的電流-電壓特性曲線  
(b)絕緣體電流特性 Fitting。

因此我們將利用中山大學超臨界流體處理實驗室之超臨界流體機台，如圖三所示，對所選擇之 Low K 材料進行特性的改善，並且搭配國科會高屏地區奈米核心設施共同實驗室之材料分析機台，如中紅外線(FT Mid-IR)與遠紅外線的傅立葉紅外線光譜儀(FT、Far-IR)，如圖四所示，N&K 薄膜特性分析儀，如圖五所示，藉由完整的材料分析，並搭配本團隊之電性量測平台，如圖六所示，如 I-V 與 C-V 之量測，進一步推斷物理化學模型，最後對元件做 Adhesion 測試<sup>[5]</sup>。



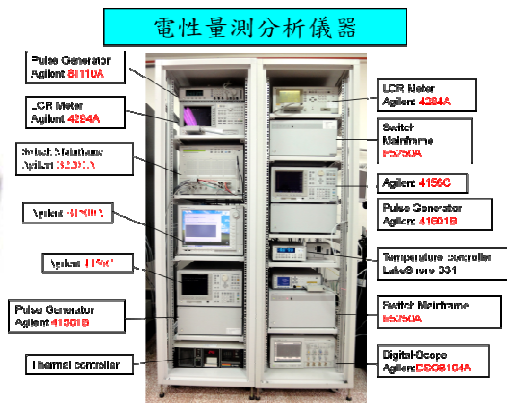
圖三 超臨界流體機台



圖四 傅立葉轉換中紅外線光譜儀



圖五 N&K 薄膜特性分析儀



圖六 半導體參數分析儀

## **貳、研究方法與過程**

基於本實驗室已架構的電性量測平台與電性分析設備(B1500、4156C、4200、HP4284)，本實驗分為兩個階段進行研究，比較 Low K 薄膜經超臨界二氧化碳流體(SCCO<sub>2</sub>)處理前後的電性差異。

### **(1) 絕緣 Low K 薄膜之基本電性與材料分析研究**

- (a) 利用真空濺鍍(Sputter)的方式成長 Low K 材料，並利用 I-V、C-V 電性量測分析系統，研究薄膜的導電特性，進而從漏電流分析 Low K 薄膜的絕緣特性。
- (b) 利用 n&k、FTIR 材料分析系統，研究 Low K 材料薄膜的材料特性，進而從電性機制與材料特性的比較建立可撓式基板電性隔離資料庫。
- (c) 將 Low K 薄膜彎曲後，同樣使用 IV、CV 快速電性量測分析系統分析薄膜的絕緣特性，比較彎曲前後之差異。

### **(2) 溶凝膠(Sol-gel)法之 Low K 薄膜電性隔離與材料分析研究**

- (a) 利用 Sol-gel 法製作 Low K 絕緣材料，並利用 IV、CV 電性量測分析系統，研究薄膜的導電特性，進而從漏電流分析 Sol-gel-Low K 薄膜的電性隔離特性。
- (b) 將 Sol-gel-Low K 薄膜彎曲後，同樣使用 IV、CV 快速電性量測

分析系統分析薄膜的絕緣特性，比較彎曲前後之差異。

- (b) 利用 n&k、FTIR 材料分析系統，研究 Sol-gel-Low K 薄膜的材料特性，進而從電性機制與材料特性的比較建立可撓式基板電性隔離資料庫。

### **(3) 絕緣 Low K 薄膜經 SCCO<sub>2</sub> 處理後之電性與材料分析研究**

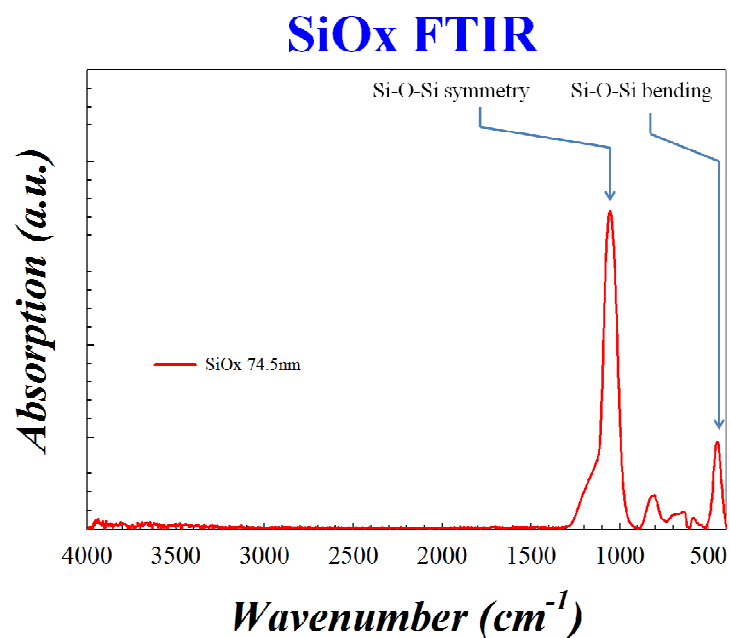
- (a) 基於本實驗室先前之超臨界流體相關經驗得知，以超臨界流體處理薄膜具有鈍化薄膜缺陷之用途，於是本實驗利用 IV、CV 快速電性量測分析系統，研究薄膜經 SCCO<sub>2</sub> 處理後的導電特性，並比較 Low K 薄膜經 SCCO<sub>2</sub> 處理前後之絕緣特性差異。
- (b) 選擇不同 SCCO<sub>2</sub> 處理的條件對 Low K 薄膜進行處理，並利用經 n&k、FTIR 材料分析系統進行 SCCO<sub>2</sub> 處理後的材料特性分析，進而從電性機制與材料特性的比較建立可撓式基板電性隔離資料庫。

### 參、主要發現與結論

#### 一、絕緣 Low K 薄膜之基本電性與材料分析研究

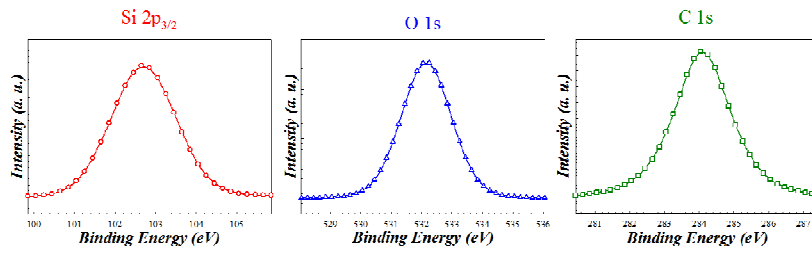
- (一)首先我們利用真空濺鍍法(Sputter)在核研所提供之不鏽鋼基板上濺鍍  $\text{SiO}_x$  薄膜 74.5nm 與利用共濺鍍(Co-Sputter) C 與  $\text{SiO}_x$  的方式成長出 C: $\text{SiO}_x$  薄膜 70.5nm。利用 FTIR 定性分析  $\text{SiO}_x$  薄膜，證實薄膜為  $\text{SiO}_x$ ，如圖七所示。再針對 C: $\text{SiO}_x$  薄膜做 XPS 定量分析得知 C 之摻雜量為 12%，如圖八所示。針對  $\text{SiO}_x$  與 C: $\text{SiO}_x$  薄膜利用 Metal mask 鍍上 Al 電極藉由本實驗室之電性量測分析系統做電性分析(包括 I-V 與 C-V)。從比較  $\text{SiO}_x$  與 C: $\text{SiO}_x$  薄膜其  $E(\text{MV}/\text{cm})$  對  $J(\text{A}/\text{cm}^2)$  特性得知  $\text{SiO}_x$  與 C: $\text{SiO}_x$  薄膜之絕緣特性相差不大，如圖九所示。
- (二)接著將 C: $\text{SiO}_x$  與  $\text{SiO}_x$  薄膜在不同頻率下做 C-V 量測分析得知在高頻下 C: $\text{SiO}_x$  薄膜之電容值(C)較  $\text{SiO}_x$  薄膜為低許多，進而證實其為一相對 Low-K 之材料，如圖十所示。因核研所提供之不鏽鋼基板為可撓曲式基板，因此我們將樣品做  $R=30\text{mm}$  的撓曲並對其做 I-V 量測，從實驗結果得知經 bending 後  $\text{SiO}_x$  與 C: $\text{SiO}_x$  薄膜依然保有其絕緣特性，如圖十一所示。
- (三)最後，我們分別針對  $\text{SiO}_x$  與 C: $\text{SiO}_x$  薄膜 bending 前後其絕緣特

性做比較整理，如圖十二所示。從圖十二中我們可以知道 C 摻雜之  $\text{SiO}_x$  薄膜其絕緣特性與單純  $\text{SiO}_x$  薄膜差異不大，並且在經過  $R=30\text{mm}$  的 bending 後不論  $\text{SiO}_x$  或  $\text{C}:\text{SiO}_x$  薄膜皆保有其絕緣性質，而從圖十中亦可發現經碳摻雜之  $\text{SiO}_x$  薄膜確實行成一相對 Low-K 之材料。



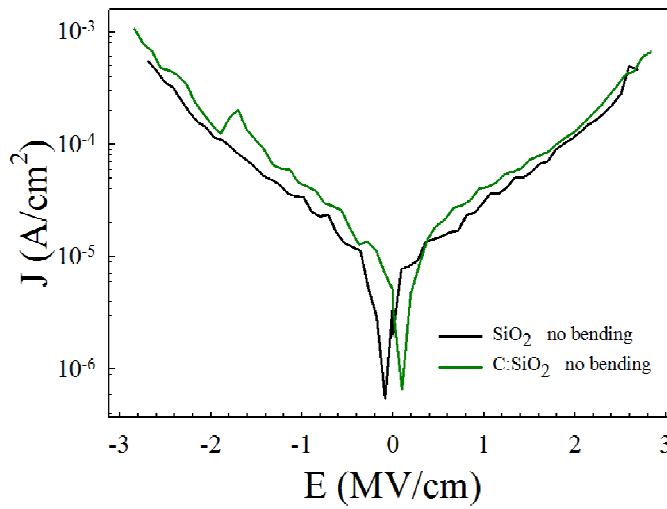
圖七  $\text{SiO}_x$  薄膜之 FTIR 定性分析

## C:SiO<sub>x</sub> 薄膜之XPS分析



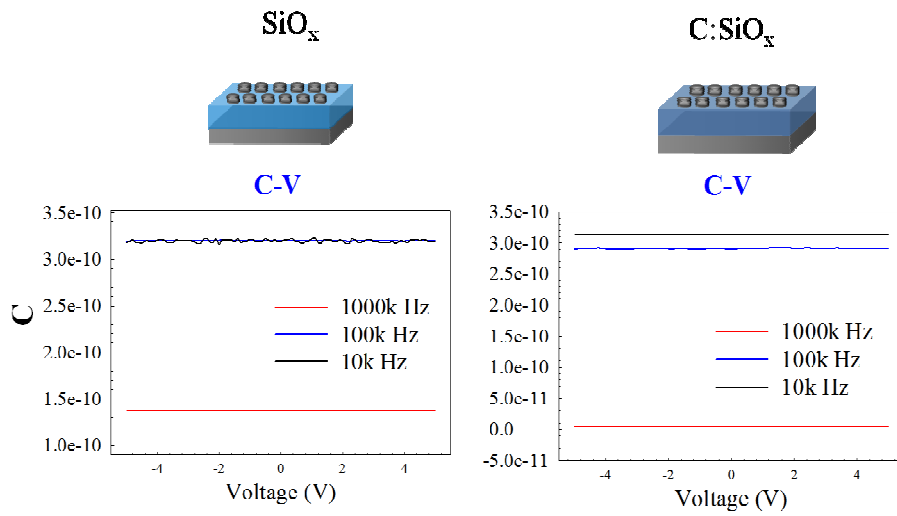
Si 2p <sub>3/2</sub>	O 1s	C 1s
<b>29.6%</b>	<b>58.1%</b>	<b>12.3%</b>

圖八 C:SiO<sub>x</sub> 薄膜之 XPS 定量分析

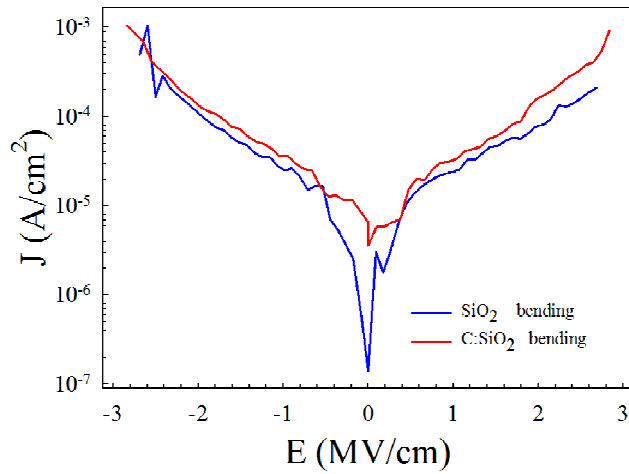


圖九 C:SiO<sub>x</sub> 與 SiO<sub>x</sub> 薄膜 E(MV/cm)對 J(A/cm<sup>2</sup>)之電性分析

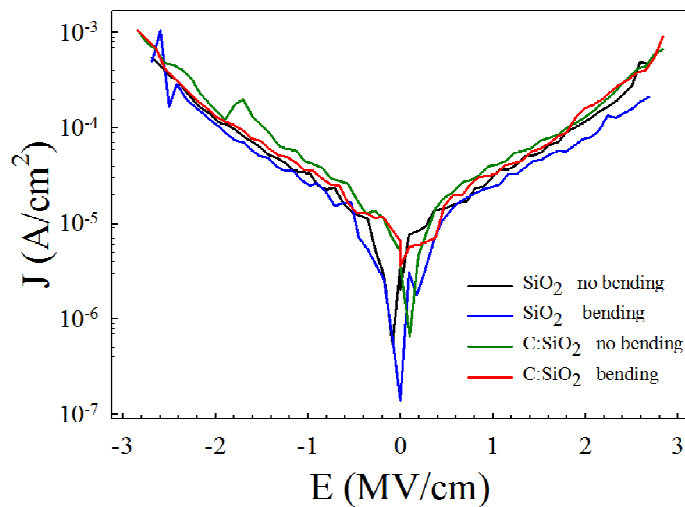




圖十 C:SiO<sub>x</sub> 與 SiO<sub>x</sub> 薄膜在不同頻率下之 C-V 量測



圖十一 在 30mm 條件之 bending 下 C:SiO<sub>x</sub> 與 SiO<sub>x</sub> 薄膜 E(MV/cm) 對 J(A/cm<sup>2</sup>) 之電性分析



圖十二 比較  $\text{SiO}_x$  與  $\text{C:SiO}_x$  薄膜 bending 與 no bending 下之  $E(\text{MV/cm})$  對  $J(\text{A/cm}^2)$  特性

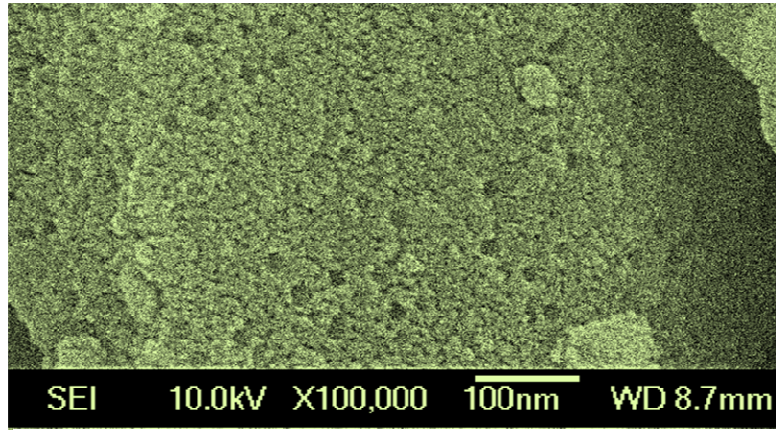
## 二、溶凝膠(Sol-gel)法之 Low K 薄膜電性隔離與材料分析研究

### (一) TEOS Sol-gel 配製 $\text{SiO}_2$ 與 Porous- $\text{SiO}_2$ 薄膜製備:

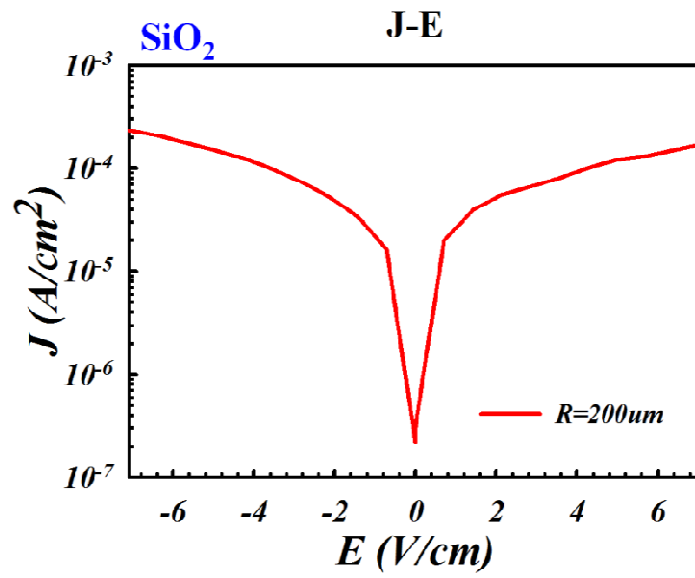
量取 0.1g 聚乙烯化合物，加入  $\text{THF}_{(l)}$  15g 放入磁石攪拌 5~10min，再加入 TEOS 溶液 0.8g (聚乙烯化合物的 3 倍量)，同樣攪拌 5~10min，最後加入 1.0M  $\text{HCl}_{(l)}$  6g (聚乙烯化合物的 20 倍)，攪拌 10min，即完成 Porous- $\text{SiO}_2$  溶液；另外 不加入聚乙烯化合物，加入  $\text{THF}_{(l)}$  15g 放入磁石攪拌 5~10min，再加入 TEOS 溶液 0.8g，同樣攪拌 5~10min，最後加入 1.0M  $\text{HCl}_{(l)}$  6g (聚乙烯化合物的 20 倍)，攪拌

10min，即完成沒有孔洞的 SiO<sub>2</sub> 溶液。利用 Spin coating 個別旋塗兩溶液於基板，放置一段時間，將兩試片送入高溫燒結爐燒結 12hr 時間，其中 Porous-SiO<sub>2</sub> 薄膜內的聚乙烯化合物被燒掉形成孔洞，如圖十三所示。**使用 Sol-gel 法所製備之 SiO<sub>2</sub> 與 Porous-SiO<sub>2</sub> 薄膜在面積為 10cm<sup>2</sup> 之不銹鋼基板上之製作成本估計約為新台幣 2 元。其成本較真空鍍膜的方式便宜許多為本計畫所要達到的主要目標之一。**

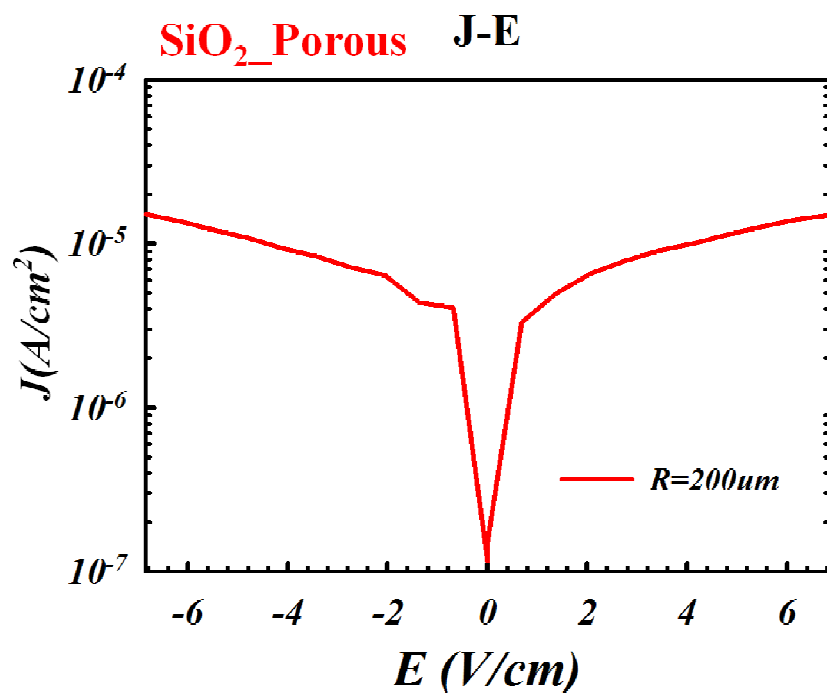
(二)分別針對 Sol-gel 配製之 SiO<sub>2</sub> 與 Porous-SiO<sub>2</sub> 薄膜利用 Metal mask 鍍上 Al 電極藉由本實驗室之電性量測分析系統做 E(MV/cm)對 J(A/cm<sup>2</sup>)分析，發現不論是 SiO<sub>2</sub> 或 Porous-SiO<sub>2</sub> 薄膜之絕緣特性皆非常理想，比較之後更發現 Porous-SiO<sub>2</sub> 薄膜之絕緣性還比 SiO<sub>2</sub> 薄膜還好，如圖十四、十五與十六所示。另外，將先前利用 Sputter 所製備之 SiO<sub>2</sub> 與 C:SiO<sub>2</sub> 與用 Sol-gel 製備之 SiO<sub>2</sub> 與 Porous-SiO<sub>2</sub> 薄膜做 E(MV/cm)對 J(A/cm<sup>2</sup>)分析比較發現利用 Sol-gel 法製備之薄膜其**電性隔離**特性遠比用 Sputter 所製備之薄膜來的好上許多，如圖十七所示。**利用較低成本製作出絕緣性良好的電性隔離層為本計畫所要達到的主要目標之一。**



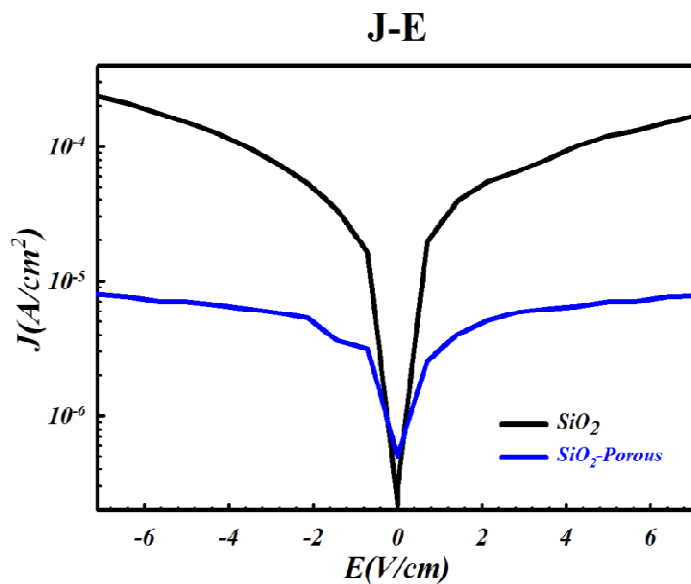
圖十三 Spin coating-Porous SiO<sub>x</sub>之 SEM 照片



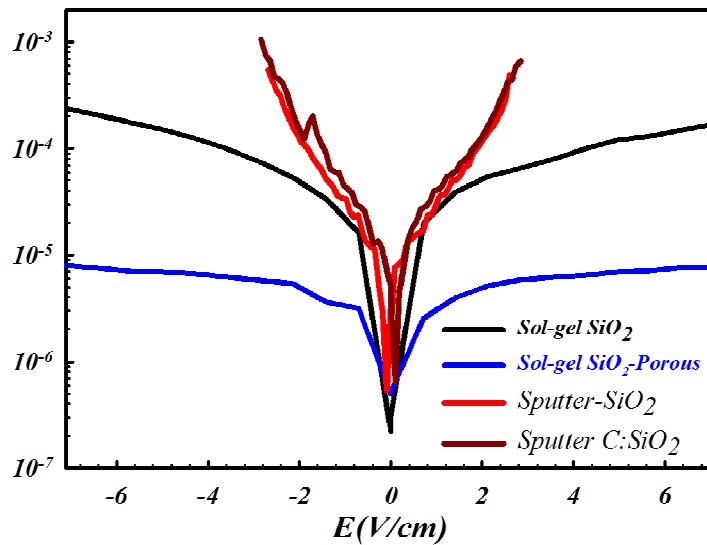
圖十四 Spin coating SiO<sub>2</sub> 薄膜 E(MV/cm)對 J(A/cm<sup>2</sup>)之電性分析



圖十五 Spin coating Porous-SiO<sub>2</sub> 薄膜 E(MV/cm)對 J(A/cm<sup>2</sup>)之電

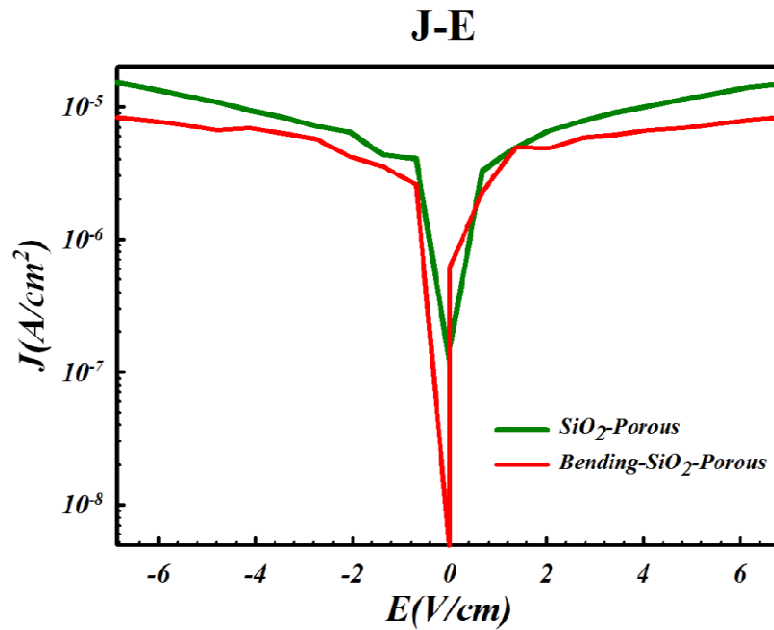


圖十六 Spin coating SiO<sub>2</sub> 與 Porous-SiO<sub>2</sub> 薄膜之 E(MV/cm)對 J(A/cm<sup>2</sup>)電性分析比較



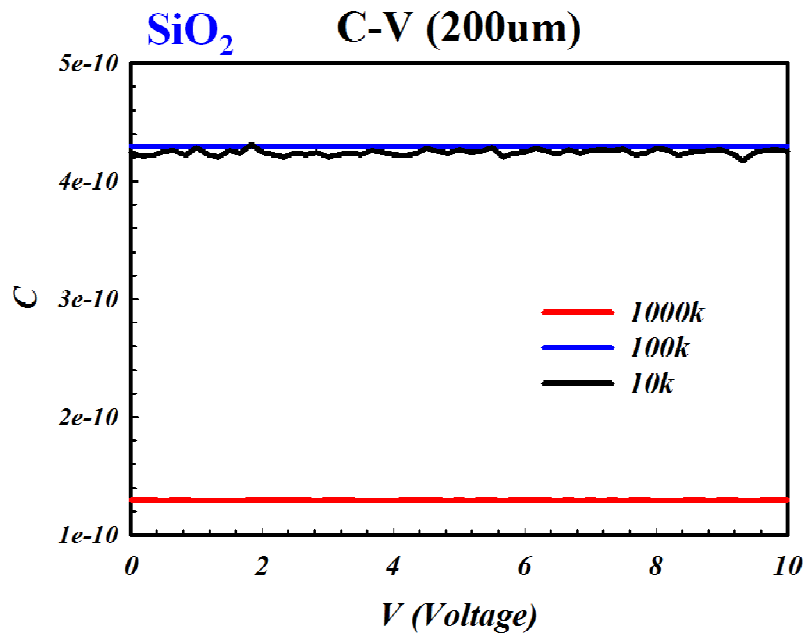
圖十七 Sol-gel 法與真空濺鍍法所製備之薄膜之電性隔離性分析

(三)因核研所提供之不鏽鋼基板為可撓曲式基板，因此我們將 Sol-gel 製備之 Porous-SiO<sub>2</sub> 薄膜做 R=40mm 的撓曲並對其做 E(MV/cm)對 J(A/cm<sup>2</sup>)量測，從實驗結果得知薄膜經 bending 後其絕緣特性沒有改變，這樣的電性隔離層非常適合應用於可撓式元件的製作，如圖十八所示。製作出可撓曲且絕緣特性良好的電性隔離層亦為本計畫所要達到的主要目標之一。

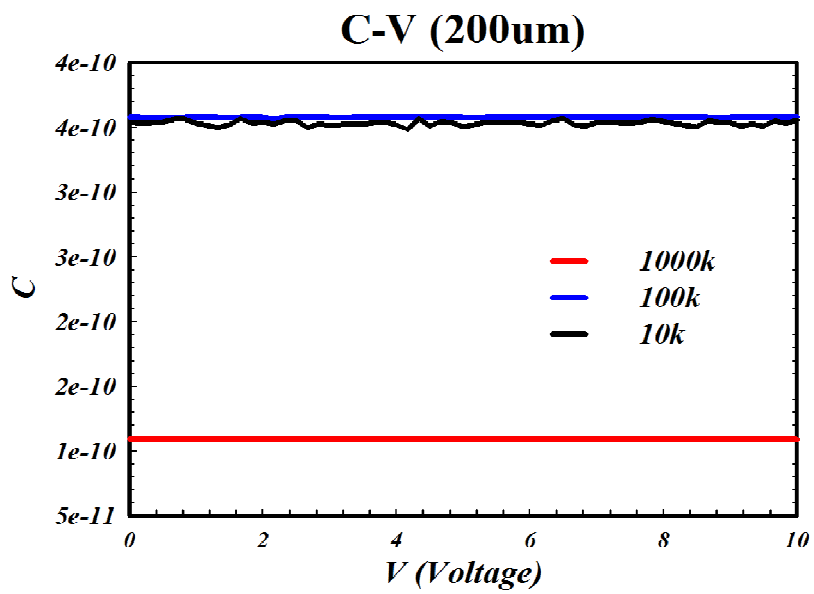


圖十八 Sol-gel 製備之 Porous-SiO<sub>2</sub> 薄膜做 R=40mm 的撓曲並對其做 E(MV/cm)對 J(A/cm<sup>2</sup>)量測

(四)接著將 Sol-gel 製備之 SiO<sub>2</sub> 與 Porous-SiO<sub>2</sub> 薄膜在不同頻率下做 C-V 量測分析，如圖十九與二十所示。另外比較在頻率為 100k 下 Porous-SiO<sub>2</sub> 薄膜之電容(C)值較 SiO<sub>2</sub> 薄膜為低許多，進而證實其為一相對 Low-K 之材料，如圖二十一所示。製作出 Low-K 的電性隔離層亦為本計畫所要達到的主要目標之一。

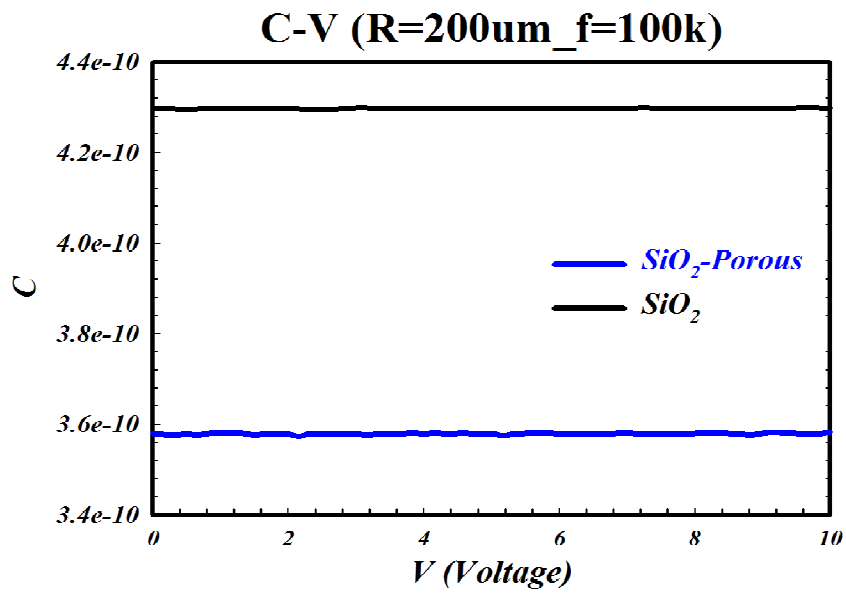


圖十九 Sol-gel 製備之 SiO<sub>2</sub> 薄膜在不同頻率下做 C-V 量



圖二十 Sol-gel 製備之 Porous-SiO<sub>2</sub> 薄膜在不同頻率下做 C-V 量測  
分析





圖二十一 比較在頻率為 100k 下 Porous-SiO<sub>2</sub> 薄膜之電容值(C)值較 SiO<sub>2</sub> 薄膜為低許多

## 肆、參考文獻

- [1.] C. T. Tsai, T. C. Chang, P. T. Liu, P. Y. Yang, Y. C. Kuo, K. T. Kin, P. L. Chang, and F. S. Huang, "Low-temperature method for enhancing sputter-deposited HfO<sub>2</sub> films with complete oxidization," *Appl. Phys. Lett.* **91** (1), 012109 (2007).
- [2.] C. T. Tsai, T. C. Chang, P. T. Liu, Y. L. Cheng, K. T. Kin, and F. S. Huang, "Application of Supercritical CO<sub>2</sub> Fluid for Dielectric Improvement of SiO<sub>x</sub> Film," *Electrochem. Solid State Lett.* **12**(2), H35-H37 (2009).
- [3.] M. C. Chen, T. C. Chang, S. Y. Huang, K. C. Chang, H. C. Huang, S. C. Chen, J. Liu, D. S. Gan, N. J. Ho, T. F. Young, G. W. Jhang, and Y. H. Tai, "Improvement of the performance of ZnO TFTs by low-temperature supercritical fluid technology treatment", *Surface & Coatings Technology* **204**,1112-1115 (2009).
- [4.] T. M. Tsai, K. C. Chang, T. C. Chang, G. W. Chang, Y. E. Syu, Y. T. Su, G. R. Liu, K. H. Liao, M. C. Chen, H. C. Huang, Y. H. Tai, D. S. Gan, and Simon M. Sze, "Origin of Hopping Conduction in Sn-doped Silicon Oxide RRAM With Supercritical CO<sub>2</sub> Fluid Treatment", *IEEE Electron Device Lett.* , 33(12), 1693-1695 (2012).
- [5.] S. J. Yun, Y. J. Lee, J. J. W. Lim, J. H. Yun, J. Baek, K. B. Kim, Y. J. Park, "Insulating oxide buffer layer formed by sol-gel method for planarization of stainless steel substrate of a-Si:H thin film solar cell", *Material Research Bulletin* **47**, 3044-3047 (2012).